

VŠB –Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky
Katedra informační a komunikační technologie

Digitální osciloskop

Digital oscilloscope

Zadání diplomové práce

Student:

Bc. Josef Hrabal

Studijní program:

N2647 Informační a komunikační technologie

Studijní obor:

2612T025 Informatika a výpočetní technika

Téma:

Digitální osciloskop
Digital Oscilloscope

Zásady pro vypracování:

Navrhněte a realizujte digitální osciloskop, který bude poskytovat všechny běžné funkce. Údaje budou zobrazeny na vhodném LCD displayi.

1. Proved'te teoretický rozbor základních funkcí osciloskopu s návazností na hardwarové řešení.
2. Vyberte vhodné obvody pro realizaci digitálního osciloskopu.
3. Navrhněte obvodové řešení spolu s deskou plošných spojů.
4. Implementujte řízení osciloskopu pomocí vhodného mikroprocesoru.
5. Realizujte navržený osciloskop na testovací desce.
6. Proved'te měření a zhodno'te dosažené výsledky.

Seznam doporučené odborné literatury:

- [1] MALINA, Václav; Osciloskop a jeho využití; ISBN 80-7232-175-7
[2] TAUSŠ, Gustav; Osciloskop; MDT 621.317

Formální náležitosti a rozsah diplomové práce stanoví pokyny pro vypracování zveřejněné na webových stránkách fakulty.

Vedoucí diplomové práce: **Ing. David Seidl, Ph.D.**

Datum zadání: 01.09.2013

Datum odevzdání: 07.05.2014



doc. Dr. Ing. Eduard Sojka
vedoucí katedry



prof. RNDr. Václav Snášel, CSc.
děkan fakulty

Prohlášení

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně. Uvedl jsem všechny literární prameny a publikace, ze kterých jsem čerpal.

V Ostravě, dne: 7.5.2014

A handwritten signature in blue ink, appearing to read 'Hrabal', is written above a horizontal line.

Josef Hrabal

Tímto bych chtěl poděkovat všem, kteří mi pomohli při realizaci diplomové práce,
zejména vedoucímu mé diplomové práce Ing. Davidu Seidlovi, Ph.D.

Abstrakt

Předmětem této diplomové práce je návrh a následná realizace snadno přenosného digitálního osciloskopu.

Úvodem této práce je proveden rozbor jednotlivých částí osciloskopu a problematiky zpracování analogových signálů. Poté je provedeno porovnání několika možností fyzické realizace a navržena konkrétní implementace jednotlivých částí osciloskopu. Následně je zkonstruován prototyp navrženého osciloskopu a ten je otestován a porovnán s referenčním osciloskopem.

Klíčová slova

Digitální osciloskop, DSO, A/D převodník, vyrovnávací paměť, obvody spouštění, LCD panel, vstupní zesilovač, logické obvody, Freescale ColdFire

Abstract

This thesis deals with the design and implementation of portable digital storage oscilloscope.

At the beginning of this thesis various parts of oscilloscope are analyzed and analog signal processing problematic is described. Then is carried a comparison of possibilities of physical realization and specific implementations of individual parts of the oscilloscope is designed. Then a prototype of designed oscilloscope is constructed. This prototype is tested and compared with reference oscilloscope.

Keywords

Digital oscilloscope, DSO, A/D converter, FIFO buffer, trigger circuits, LCD display, input amplifier, logic circuits, Freescale ColdFire

Obsah

Úvod.....	1
1. Obecný popis osciloskopu.....	2
2. Analogový osciloskop	4
3. Digitální osciloskop.....	5
3.1 Vstupní analogové obvody.....	5
3.2 Vzorkování vstupního signálu.....	6
3.3 Obvody spouštění.....	8
3.3.1 Spouštění na hraně	9
3.3.2 Spouštění v okně	9
3.3.3 Spouštění televizním signálem.....	10
3.4 Zpracování dat.....	11
3.4.1 Přímé zpracování dat mikroprocesorem.....	11
3.4.2 Použití vyrovnávací paměti	11
3.4.3 Použití FPGA obvodů	12
3.5 Zobrazovací jednotka	13
4. Návrh digitálního osciloskopu.....	15
4.1 A/D převodník.....	15
4.2 Vyrovnávací paměť.....	16
4.3 Řídící obvody.....	19
4.3.1 Obvody spouštění.....	19
4.3.2 Obvody taktování	24
4.4 Vstupní obvody	28
4.5 Zobrazovací jednotka	32
4.6 Mikroprocesor	34
4.7 Napájecí obvody	34
5. Realizace prototypu osciloskopu.....	36
5.1 Fyzické provedení	36
5.2 Software a ovládání.....	40
6. Testování a zhodnocení dosažených výsledků.....	43
Závěr	48

Úvod

Osciloskop patří do dnes již široké skupiny měřících přístrojů. Jeho hlavní nezastupitelnou funkcí je schopnost převedení elektrických podnětů/elektrického signálu do viditelné formy a to grafu, zobrazeného dříve na obrazovce, nyní na displeji. Tento graf zachycující průběh jevu v čase umožňuje následné vyhodnocení. Praktickým využitím osciloskopu je diagnostika a díky tomu možné odstranění problému. S vhodným převodníkem je osciloskop schopen zaznamenat a na displeji zobrazit i průběh jevů, jejichž základem není elektrický signál/podnět.

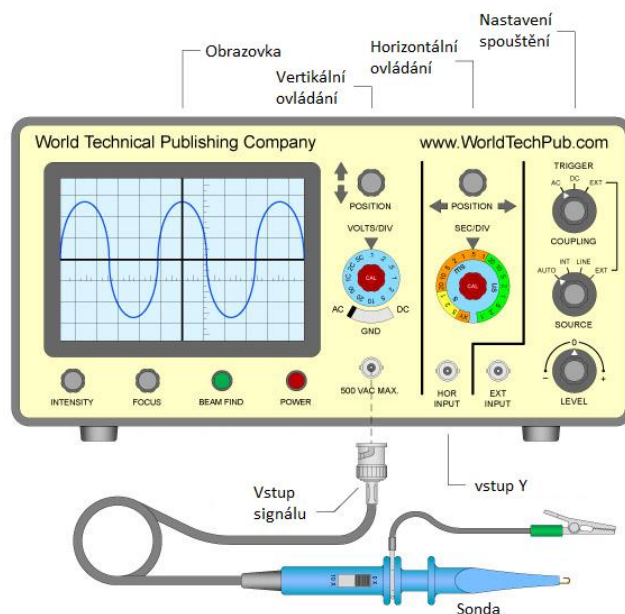
Z historického hlediska je osciloskop používán od konce 40. let 20. století. To je také doba rozvoje výroby osciloskopů, vylepšování jejich funkcí a otázka prodeje (cenová dostupnost, konkurence).

Asi nejznámější firmou, jejíž jméno je spojováno s počátečním vývojem osciloskopů, je americká společnost Tektronix, Inc (Oregon), založená po 2. světové válce. Hned v prvních letech existence společnosti byl vyvinut jedním ze zakladatelů, Melvinem J. Murdockem, osciloskop Tektronix 511. Byl na tu dobu prvním osciloskopem s kalibrovaným vertikálním zesilovačem a kalibrovanou spouštěnou časovou základnu.[23] Jako první společnost Tektronix přišla s přenosným osciloskopem a následně se sériovou výrobou osciloskopů vůbec.

Osciloskopy renomovaných značek jsou velmi nákladnou položkou vybavení každé elektrotechnické dílny. Díky nástupu digitální techniky již není výroba osciloskopů spojená s výrobou drahých a nenahraditelných součástek v podobě osciloskopických obrazovek. Osciloskop lze dnes postavit ze sériově vyráběných a dostupných součástek.

V této práci se budu snažit navrhnout a realizovat dostupný a lehce sestavitelný osciloskop. Důraz bude kladen na dostupnost (i cenovou) použitých součástek, relativní jednoduchost realizace (v „domácích“ podmínkách, bez nutnosti úzce specializovaného vybavení). Dalším kritériem bude velikost. Sestavený osciloskop by měl být kapesního formátu, tudíž snadno přenosný a využitelný i v terénních podmínkách. S tím bude souviset i napájení, které umožní provoz na baterie. Zřejmě se tedy neobejdu bez určitých kompromisů, aby mohlo být dosaženo požadovaných výsledků.

1. Obecný popis osciloskopu



Obrázek 1: Zjednodušený osciloskop [16]

Na obrázku 1 je zobrazen zjednodušený osciloskop. Osciloskop je typicky rozdělen do 4 částí: zobrazovací jednotka, ovládání vertikální osy, ovládání horizontální osy a ovládání spouštění (angl. trigger).

Zobrazovací jednotka může být CRT (cathod ray tube) obrazovka, nebo v novějších osciloskopech používaná LCD (liquid crystal display) obrazovka. Na obrazovce je zobrazena mřížka, která určuje měřítko zobrazovaných hodnot. CRT obrazovky bývají doplněny o nastavení intenzity a zaostření paprsku.

Vertikální ovládání obsahuje především nastavení citlivosti osciloskopu na vstupní signál, ten bývá nejčastěji udáván jako poměr napětí na jeden dílek mřížky obrazovky (Volts/Div) a bývá v rozmezí 20mV/div až 5V/div. Dále obsahuje možnost výběru vstupního signálu: AC – vstupní signál je střídavého charakteru, DC – vstupní signál je stejnosměrného charakteru, popřípadě umožňuje vstupní signál vypnout/odpojit. Nejdůležitější částí je pak vstup vertikálního signálu (signál X) a může obsahovat i nastavení vertikální pozice signálu.

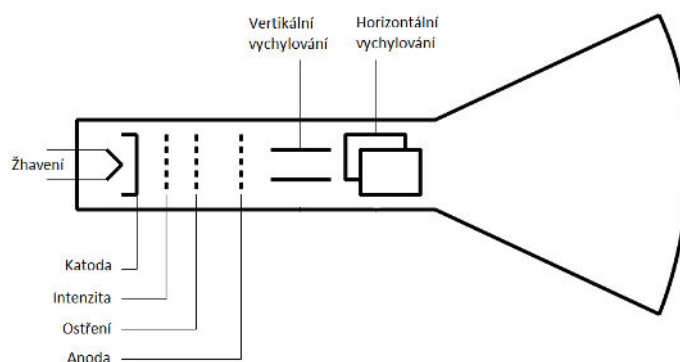
Horizontální ovládání obsahuje ovládání časové základny. Hodnoty jsou udávány jako poměr času na jeden dílek mřížky obrazovky (Sec/Div) a může být od jednotek vteřin až po desetiny mikrosekund. Dalším ovládacím prvkem je nastavení horizontální pozice signálu. U většiny osciloskopů bývá v této části i vstup pro horizontální signál (signál Y), díky tomu je možné zobrazovat namísto závislosti napětí na čase závislost dvou napětí vůči sobě (režim X-Y), což je využíváno například u Lissajousových obrazců, vykreslování V-A charakteristik atd.

Poslední částí je nastavení spouštění. Slouží k nastavení, kdy se má vstupní signál začít zobrazovat. Může být závislé na vstupním signálu nebo na jiném vnějším podnětu (EXT INPUT). Zpravidla obsahuje nastavení úrovně vstupního signálu, na kterou reaguje, nastavení sestupné či vzestupné hrany signálu a volbu několika režimů: automatický restart, jednorázové spuštění, nebo lze celý obvod spouštění vypnout. Automatický restart se využívá pro zobrazení periodických signálů.

Další důležitou částí je osciloskopická sonda. Sonda může být připojena k jednotlivým vstupům osciloskopu a může být vybavena vstupním rezistorem, který bývá volen v poměru k vstupní impedanci osciloskopu. Vzniká tak možnost měřit vyšší napětí, než osciloskop běžně dovoluje. Poměr bývá udáván jako násobek, nejčastěji 10x či 100x.

2. Analogový osciloskop

Analogový osciloskop neboli CRO, z anglického „Cathode-ray Oscilloscope“, je vývojově první a jednodušší verzí osciloskopu. Hlavní částí je CRT obrazovka, po které tento osciloskop také získal své označení CRO. Další součástí je vertikální a horizontální zesilovač a časová základna.



Obrázek 2: CRT obrazovka [17]

CRT obrazovka se skládá z žhavení, katody, 2 mřížek, z čehož první ovládá intenzitu paprsku a druhá ostření paprsku, anody, z desek elektrostatického vychylování a stínítka. Schematicky je obrazovka vyobrazena na obrázku 2.

Funkce analogového osciloskopu je poměrně jednoduchá. Na desky horizontálního vychylování je přiveden přes horizontální zesilovač pilovitý průběh generovaný časovou základnou, který zajišťuje pohyb paprsku zleva doprava. Na desky vertikálního vychylování je pak přiveden přes vertikální zesilovač námi sledovaný signál. Ten je poté vykreslen v závislosti na čase zleva doprava na obrazovce osciloskopu.

CRT obrazovka používaná v osciloskopech je vybavena elektro-statickým vychylováním, které je daleko rychlejší než elektro-magnetické vychylování používané v televizních přijímačích. Má ovšem i své nevýhody v podobě malého vychylovacího úhlu, maximálně 30° , z tohoto důvodu jsou osciloskopické CRT obrazovky velmi hluboké, tvoří tak největší část analogových osciloskopů a tím limitují možnosti zmenšování. K jejich správné funkci je potřeba vysokých napětí dosahujících až 5kV, což velmi ztěžuje jejich provoz na baterii.[1]

3. Digitální osciloskop

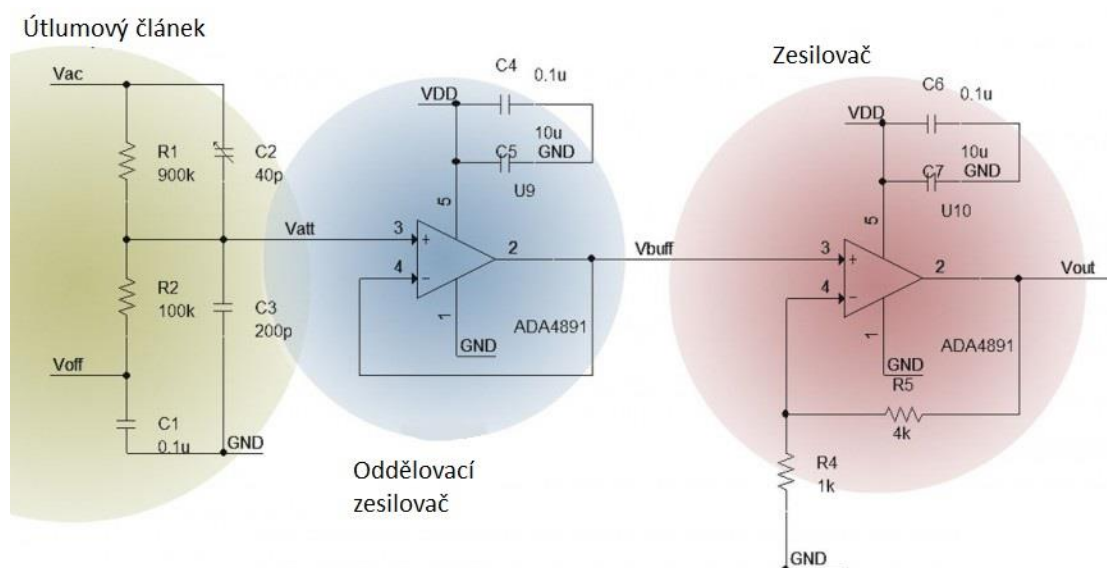
Artur Seibt v knize „Osciloskopy od A do Z“ [2] uvádí mnoho důvodů, proč digitální osciloskopy, zkráceně DSO z anglického „Digital Storage Oscilloscope“, nepoužívat. Tyto důvody se z velké části vztahují k informacím aktuálním v roce 2000, kdy byla tato kniha vydána. Od té doby došlo v této oblasti k mnohým pokrokům a velká část uváděných nedostatků již není aktuální. Stejně však zůstává to, že pro práci s DSO je zapotřebí více zkušeností a znalostí, jak tyto osciloskopy pracují. Uživatel potřebuje vědět, jaký signál je přiveden ke vstupu osciloskopu a které z jeho parametrů chce sledovat. Od toho se pak odvíjí mnohdy velmi složité nastavení celého přístroje. Bez správného nastavení nemusí být jev, který je lehce zachytitelný analogovým osciloskopem, na jeho digitální variantě vůbec patrný.

Digitální osciloskop je v dnešní době nejpoužívanější typ osciloskopu. K zobrazování využívá již výhradně moderní LCD obrazovky. S analogovými osciloskopy zůstaly společné jen vstupní obvody a další zpracování sledovaného signálu je zásadně rozdílné.

Pokusím se nyní popsat jednotlivé části osciloskopu v pořadí, v jakém jimi prochází sledovaný signál od vstupu až po zobrazení.

3.1 Vstupní analogové obvody

Úkolem vstupního zesilovače je připravit vstupní signál na úroveň, kterou lze zpracovat A/D převodníkem. Osciloskop může většinou měřit signály od 100mV do 20V (po přepočtení na celý rozsah), namísto toho A/D převodník mívá jen jeden napevno určený rozsah, převážně 1-2V. Vstupní zesilovač tudíž musí být schopen signál nejen zesílit, ale případně i utlumit. Další důležitou vstupní částí je přepínání mezi AC/DC signálem a ochrana obvodů proti přepětí.

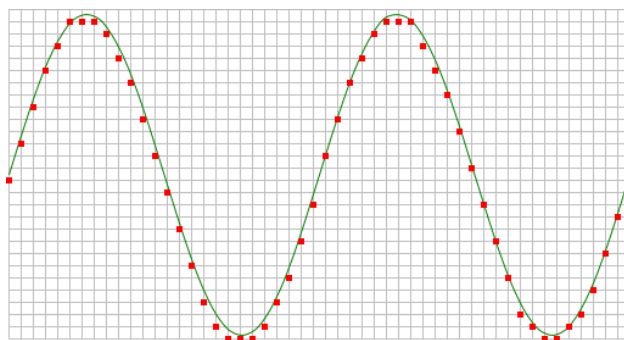


Obrázek 3: Příklad vstupních analogových obvodů [21]

Vstupní obvody se skládají z 3 částí (Obrázek 3). Prvním z nich je útlumový článek, který je tvořen frekvenčně kompenzovaným děličem napětí. Díky tomuto obvodu mohou mít osciloskopy stejné vstupní parametry a tím i kompatibilitu s osciloskopickými sondami. Zároveň je frekvenčně kompenzovaný dělič velmi důležitý pro zachování přesného průběhu vstupního signálu. Nejběžnější je vstupní impedance $1M\Omega$ a kapacita 20-40pF. Další částí je oddělovací zesilovač. Tento zesilovač má velkou vstupní impedanci, která je o několik řádů větší než impedance útlumového článku. Díky tomu nedochází k ovlivnění impedance útlumového článku zesilovačem. Poslední částí je pak zesilovač s proměnným zesílením, jehož úkolem je přizpůsobit napěťové úrovni, tedy změna vstupní citlivosti osciloskopu.

3.2 Vzorkování vstupního signálu

Vzorkováním vstupního signálu se rozumí převod signálu z analogové podoby do podoby digitální (diskrétní). Vzorkování obstarává A/D převodník, který je u digitálních osciloskopů kritickou součástí co se týče přesnosti a rychlosti. Toto jsou také hlavní parametry digitálních osciloskopů.



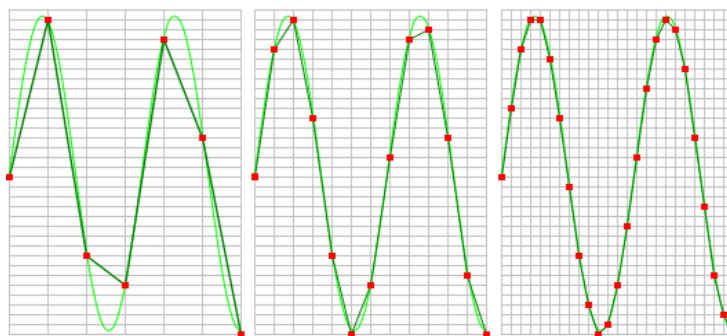
Graf 1: Vzorkování signálu [18]

Vzorkování probíhá v přesných časových intervalech. V každém z intervalů je pořízen jeden vzorek vstupního signálu, tedy aktuální úroveň vstupního signálu je převedena na číselnou hodnotu. Vstupní signál je na grafu 1 vyobrazen zelenou barvou, jednotlivé navzorkované hodnoty signálu pak červenou tečkou.

Rychlost, s jakou je osciloskop schopen vstupní signál vzorkovat, se udává v jednotkách vzorků za vteřinu (samples per second – S/s). U jednoduchých osciloskopů to může být 100kS/s až po profesionální přístroje, které dosahují více než 1GS/s.

$$f_{vz} \geq 2 \cdot f_{max} \quad (1)$$

Rovnice 1 odpovídá Nyquistově teorému, tedy že: „Přesná rekonstrukce spojitého, frekvenčně omezeného, signálu z jeho vzorků je možná tehdy, pokud byla vzorkovací frekvence vyšší než dvojnásobek nejvyšší harmonické složky vzorkovaného signálu.“



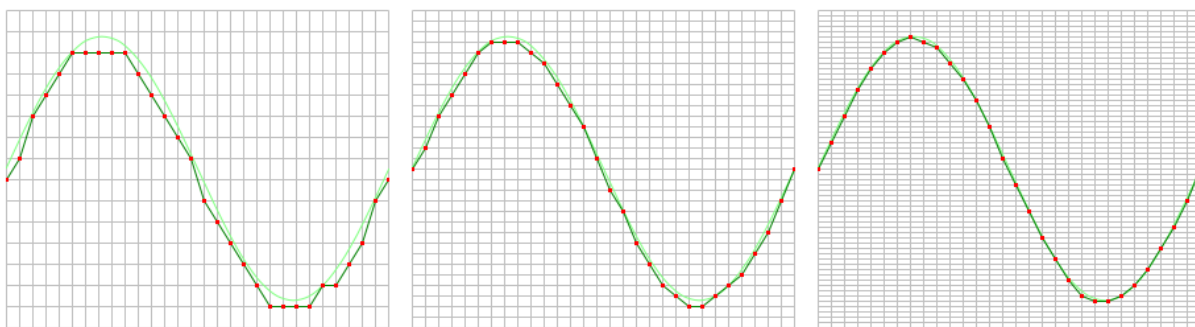
Graf 2: Perioda vzorkování [18]

Dle rovnice 1 by tedy mělo postačovat získat 2 vzorky na jednu periodu vstupního signálu. Je nutné nepřehlédnout, že se jedná o signál harmonický. Úkolem osciloskopu v převážné většině případů není zobrazovat signál harmonický, ale signál neznámý. V grafu 2 je znázorněno vzorkování stejného signálu (světle zelená) různou vzorkovací frekvencí. V prvním případě je pořízeno 7 vzorků, v druhém 13 vzorků a v třetím 25 vzorků. Takto navzorkovaný

signál je následně zrekonstruován (tmavě zelená). Lze vidět, že v případě osciloskopu je potřeba většího počtu vzorků než udává Nyquistův teorém, aby byl signál věrohodně zrekonstruován a zobrazen. V praxi je potřeba minimálně 10 až 20 vzorků na periodu.[18] Jedná se však o naprosté minimum pro odhad tvaru průběhu signálu, pro detailní analýzu je potřeba vzorků mnohem více.[2]

$$\text{Počet úrovní} = 2^{\text{počet bitů}} \quad (2)$$

Přesnost, nebo také rozlišovací schopnost osciloskopu, je udávána v počtu bitů na jeden vzorek. Toto číslo udává, kolik různých úrovní vstupního signálu dokáže osciloskop rozeznat na vertikální ose. Počet úrovní lze spočítat pomocí rovnice 2. Přesnost osciloskopů se pohybuje mezi 8 až 16 bity, což odpovídá 256 až 65 535 úrovním.



Graf 3: Rozlišení vzorkování [18]

Na grafu 3 lze vidět signál vzorkovaný s přesností na 4, 5 a 6 bitů. Opět je možné porovnat rozdíly, mezi následně zrekonstruovanými signály. Vyšší počet bitů přispívá k věrnější rekonstrukci a vyobrazení signálu.

$$\text{minimální napětí} = \frac{\text{rozsah vstupu}}{\text{počet úrovní}} \quad (3)$$

Od rozlišení osciloskopu je možné také odvodit minimální detekovatelné napětí na vstupu osciloskopu. Například je-li osciloskop s rozsahem vstupu 1V a s rozlišovací schopností 8 bitů, pak dle vzorce 3 je minimální detekovatelná úroveň 3,9mV.

3.3 Obvody spouštění

Ve většině případů není žádoucí, aby vzorkování a zobrazování signálu začínalo v náhodný moment, například po předchozím vzorkování či spuštění osciloskopu. Obvykle je potřeba spustit vzorkování v moment, kdy vstupní signál splňuje předem určená kritéria.

K tomuto účelu slouží obvody spouštění (angl. trigger). Tento obvod neustále sleduje napěťové úrovně na vstupech osciloskopu, a pokud splňují předem definovaná kritéria, je generován signál spouštění, který způsobí spouštění vzorkování signálu a následné zobrazení.

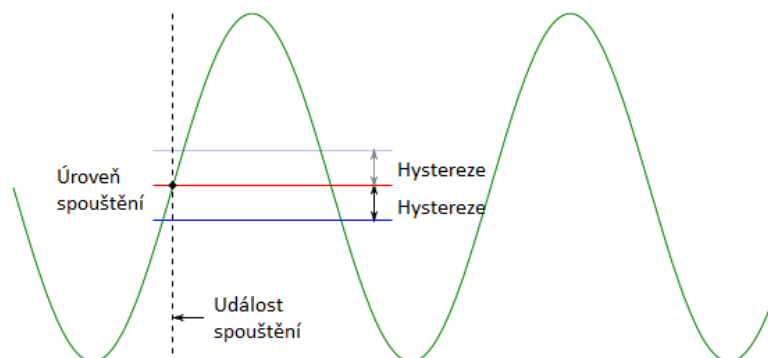
U digitálních osciloskopů bývá obvyklá funkce „pre-trigger“. Tato funkce dovoluje osciloskopu zobrazit data, která se odehrála před samotnou událostí spouštění. Toto je jedna z mnoha výhod digitálních osciloskopů, kterou nelze realizovat u osciloskopů analogových.

Typy spouštění:

- spouštění na hraně (edge trigger) – reaguje na vzestupnou či sestupnou hranu signálu
- spouštění na/v okně (window trigger) – reaguje, pokud signál vstoupí či opustí určité napěťové okno
- spouštění televizním signálem (TV trigger) – reaguje na synchronizační impulzy televizního signálu

3.3.1 Spouštění na hraně

Spouštění na hraně reaguje na vzestupnou nebo sestupnou hranu měřeného signálu. Pro spouštění na zvolenou hranu využívá obvod 3 napěťových úrovní. První úroveň je vlastní úroveň, při které nastane spouštění. Další dvě napěťové úrovně slouží k nastavení hystereze.

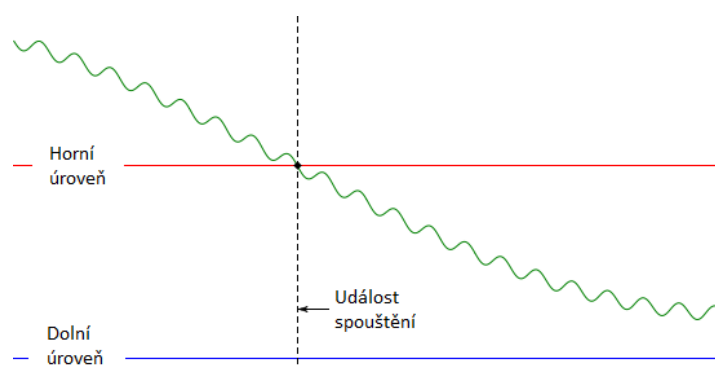


Obrázek 4: Funkce spouštění na hraně [19]

Pro generování signálu spouštění musí měřený signál překročit 2 úrovně, nejprve úroveň hystereze (horní nebo dolní) a poté vlastní úroveň spouštění, tímto je zajištěna jistá imunita proti rušení. Spouštění pro vzestupnou hranu je zobrazeno na obrázku 4. Pro sestupnou hranu je situace obdobná.

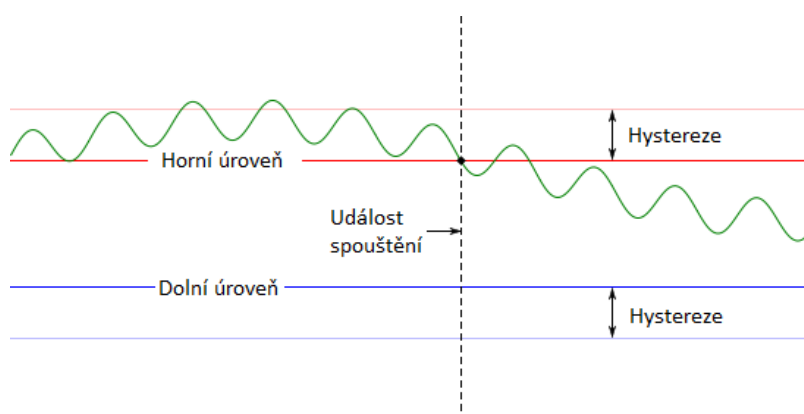
3.3.2 Spouštění v okně

Spouštění v okně funguje obdobně jako spouštění na hraně, ale namísto jednoho spouštěcího napětí existuje rozsah napětí, okno. Toto okno je dáno dolní a horní napěťovou úrovní. Poté existuje několik možností, při kterých ke spuštění dojde: kdykoliv uvnitř okna, kdykoliv vně okna, při vstupu do okna, při opuštění okna.



Obrázek 5: Spouštění uvnitř okna[19]

Na obrázku 5 je znázorněno spouštění uvnitř okna, v momentě, kdy vstupní signál dosáhne hodnoty větší než dolní úroveň a menší než horní úroveň, dojde k vygenerování signálu spouštění. Ke spuštění také dojde, pokud se signál v tomto okně již nachází. Analogicky tomu je při spouštění vně okna.



Obrázek 6: Spouštění při vstupu do okna[19]

Obrázek 6 znázorňuje spouštění při vstupu do okna. Zde jsou další 2 úrovně vně okna zajišťující vstupní hysterezi. Ke spuštění dojde při vstupu do okna za předpokladu, že předtím byla dosažena hranice napětí hystereze. Pro spouštění při opuštění okna jsou úrovně hystereze umístěny uvnitř okna, princip je pak analogický k tomuto.

3.3.3 Spouštění televizním signálem

Tento režim spouštění je používán při analýze televizního signálu, nebo zařízení, které tento signál zpracovávají. Dokáže spustit vzorkování v závislosti na synchronizačních impulsích obsažených v televizním signálu. Jedná se o jednotlivé řádky, nebo sudé a liché půlsnímký.[3]

3.4 Zpracování dat

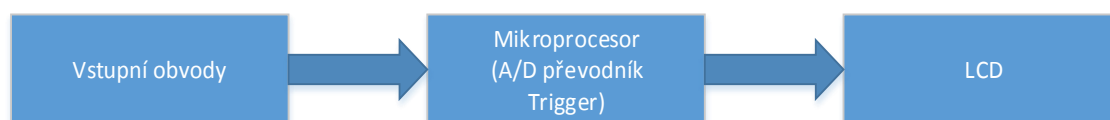
V oblasti zpracování dat existuje několik možných způsobů řešení, v této části budou některé z nich představeny a demonstrovány na vybraných dostupných projektech.

3.4.1 Přímé zpracování dat mikroprocesorem

Nejjednodušším řešením zpracování dat je přímé zpracování mikroprocesorem. Vzorkovaná data jsou přímo přivedena na vstup mikroprocesoru, popřípadě je využit integrovaný A/D převodník. Toto řešení, ač je jednoduše realizovatelné, má hlavní nevýhodu v rychlosti vzorkování. Integrované A/D převodníky dokáží běžně zpracovat od 100kS/s po 2MS/s. Pokud je využit externí A/D převodník, je rychlost vzorkování omezena maximální rychlostí mikroprocesoru s jakou dokáže přenášet data ze svých vstupů do paměti. Další nevýhodou tohoto řešení je nemožnost využít mikroprocesor k dalším účelům v čase vzorkování. Mikroprocesor je vzorkováním a ukládáním dat většinou plně vytížen.

Jako zástupce takto řešených osciloskopů jsem vybral XMEGA Xminilab firmy Gabotronics.[20] Výhodou tohoto osciloskopu je kompletní dostupná dokumentace. Jeho hlavními rysy jsou:

- analogové vstupy: 2
- rychlost vzorkování: 2MS/s
- šířka pásma: 200kHz
- rozlišení: 8bitů
- velikost bufferu: 256/kanál



Obrázek 7: Blokové schéma XMEGA Xminilab

Jádrum tohoto osciloskopu je mikroprocesor AVR XMEGA, ten je použit hlavně z důvodu velmi rychlého interního A/D převodníku, který zvládne zpracovat až 2MS/s. Signál ze vstupních obvodů je přiveden přímo na vstup A/D převodníku integrovaného v mikroprocesoru. (Obrázek 7) Díky tomu nejsou zapotřebí žádné další obvody a funkce jako trigger mohou být implementovány jako softwarové funkce.

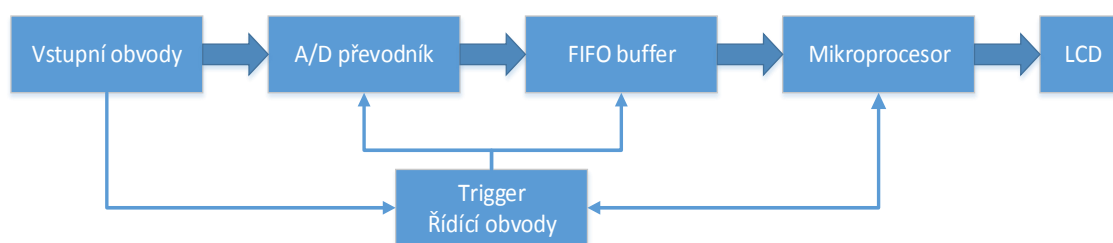
3.4.2 Použití vyrovnávací paměti

Pro vyšší vzorkovací frekvence již nelze využít přímého zpracování dat, ale je zapotřebí zvolit mezistupeň mezi A/D převodník a mikroprocesor. Získaná data je nutné po navzorkování uložit do mezipaměti, bufferu. FIFO buffer dokáže na jedné straně data velmi rychle přijímat a

na straně druhé je daleko pomaleji posílat ke zpracování do mikroprocesoru. Takto je možno dosáhnout vzorkovacích frekvencí až 100Ms/s.

Jako zástupce tohoto způsobu řešení jsem vybral projekt Portoscope od vývojáře Rajan Soni.[21] Tento osciloskop je již značně komplikovanější a vyžaduje množství přídavných obvodů. Parametry tohoto osciloskopu jsou následující:

- analogové vstupy: 2
- rychlost vzorkování: 34MS/s
- šířka pásma: 17MHz
- rozlišení: 9bitů
- velikost bufferu: 1024/kanál



Obrázek 8: Blokové schéma Portoscope

Na obrázku 8 je blokové schéma osciloskopu Portoscope. Jelikož nejsou data z A/D převodníku přivedena přímo k mikroprocesoru, ale prostřednictvím bufferu, vzniká zpoždění mezi časem navzorkování a časem zpracování dat, z tohoto důvodu nelze funkce, jako je trigger, programovat softwarově, ale je nutné tyto funkce řídit dalšími obvody. Taktéž musí být zajištěno řízení a taktování obvodů A/D převodníku a bufferu, jelikož frekvence vzorkování přesahuje samotnou frekvenci procesoru. Řízení lze realizovat množstvím separátních logických obvodů, popřípadě použitím jednoduchých hradlových polí typu GAL.

3.4.3 Použití FPGA obvodů

FPGA obvody jsou programovatelná hradlová pole. Jsou to speciální číslicové integrované obvody, které obsahují různě složité programovatelné bloky propojené uživatelsky konfigurovatelnou maticí. Pomocí těchto obvodů lze realizovat komplexní logické funkce. Hlavní výhodou těchto obvodů je rychlost a nízká spotřeba energie.

Díky těmto obvodům lze realizovat jak FIFO buffer, tak i řídicí obvody, což značně zjednodušuje obvodové řešení, protože není potřeba dalších separátních řídicích obvodů, ty jsou jednoduše realizovány uvnitř FPGA obvodu. Programování těchto obvodů je však složitější v porovnání s mikroprocesory a vyžaduje jistou praxi a patřičné vývojové vybavení.

Tento koncept je využíván hlavně u profesionálních přístrojů, kterým dovoluje dosahovat vysokých vzorkovacích frekvencí přes 1GS/s. Jeden z mála dostupných otevřených projektů je osciloskop DSO Quad (DS203) [22]

- analogové vstupy: 2
- rychlost vzorkování: 72MS/s
- šířka pásma: 10MHz
- rozlišení: 8bitů
- velikost bufferu: 4096/kanál



Obrázek 9: Blokové schéma DSO Quad

Z blokového schéma (Obrázek 9) jde vidět značné zjednodušení oproti řešení v kapitole 3.4.2. V tomto zapojení limituje osciloskop šířka pásma vstupních obvodů a maximální frekvence vzorkování A/D převodníku, rychlost FPGA obvodů bývá daleko vyšší. Jako výhodu tohoto zapojení bych ještě uvedl možnost změny konfigurace FPGA obvodu až v momentě sestavení celého osciloskopu, lze tak z určité části měnit i samotné zapojení osciloskopu a především jeho řídicích obvodů.

3.5 Zobrazovací jednotka

První digitální osciloscipy stále využívaly CRT obrazovky, nyní již spíše v podobě počítačových monitorů (tedy CRT obrazovky s elektromagnetickým vychylováním). Postupem času se začaly více využívat LCD obrazovky a v dnešní době jsou CRT obrazovky nenávratně jen minulostí.[2][3]

Na trhu je dnes velké množství zobrazovacích panelů, ať už technologie LCD, či jiných. Všechny tyto zobrazovací panely bývají vybaveny řadičem. V základu lze řadiče rozdělit na 2 skupiny podle komunikačního rozhraní, a to sériové a paralelní. Sériová komunikace má výhodu v jednoduchosti obvodového řešení, kdy k přenosu dat jsou zapotřebí 3 vodiče: datový signál, hodinový signál a povolovací signál. Nevýhoda je v relativně pomalejším přenosu dat. Oproti tomu je u paralelního komunikačního rozhraní potřeba většinou hned 17 vodičů: 16 datových a povolovací signál.

Na první pohled by se mohlo zdát, že je paralelní komunikace 16-krát rychlejší, má 16 datových vodičů oproti jednomu u sériové komunikace. Celý přenos dat se však skládá z 2 částí, první část je vlastní přenos dat, druhou částí je pak přesun dat do paměti řadiče. Vlastní přenos dat je tedy opravdu 16-krát rychlejší, poté se musí čekat na přesun dat do paměti, což způsobí neúplné využití komunikační sběrnice a zpomalení přenosu dat. V minulosti jsem měl možnost

otestovat oba způsoby komunikace v kombinaci s mikroprocesorem. Paralelní komunikace byla přibližně čtyřikrát rychlejší.

Sériové rozhraní je tak vhodnější pro statické aplikace bez potřeby rychlého překreslování obrazovky, kde lze těžit z jednoduchosti obvodového řešení. Pro potřeby osciloskopu je však žádoucí co největší obnovovací frekvence měřeného signálu a tak se spíše nabízí použití paralelního rozhraní.

4. Návrh digitálního osciloskopu

V této kapitole se pokusím vybrat vhodné součástky a následně navrhnout obvodové řešení jednotlivých bloků osciloskopu.

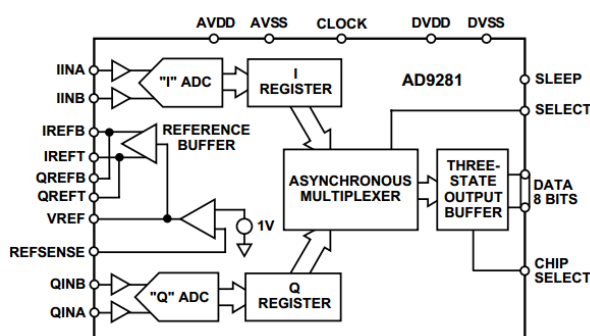
4.1 A/D převodník

Oproti obecnému popisu osciloskopu v předchozích kapitolách zde začnu návrhem jádra celého osciloskopu, A/D převodníku, jelikož od této části se bude odvíjet řešení navazujících bloků.

V kapitole 3.4 jsem popsal několik možných řešení této části. Využití integrovaného převodníku v mikroprocesoru bych zavrhnul zvláště kvůli pomalé vzorkovací frekvenci, kdy 2MS/s nejsou schopné pokrýt stanovené požadavky. Bude tedy nutné využít externího A/D převodníku, kde limit vzorkovací frekvence stanovuje jen cena A/D převodníku. Například firma Analog Devices vyrábí A/D převodník s vzorkovací frekvencí 640MS/s a rozlišovací schopností 16 bitů.[15]

Při výběru A/D převodníku jsem se snažil najít nejlepší kompromis mezi cenou a výkonem. Minimální požadavky byly tyto:

- Počet kanálů: 2
- Rozlišovací schopnost: 8 bitů
- Vzorkovací frekvence: 20MS/s



Obrázek 10: Blokové schéma převodníku AD9281 [8]

Všechny tyto parametry splňuje mnoho A/D převodníků, proto jsem mohl vybírat i podle vedlejších kritérií. Převodník AD9281 se jeví jako ideální volba, dosahuje vzorkovací frekvence až 28MS/s pro 2 kanály, které vzorkuje paralelně, což je pro osciloskop výhodné, neboť nedochází k posuvu mezi jednotlivými kanály, jak tomu je u převodníků s multiplexovaným analogovým vstupem, kde se prvně vzorkuje jeden kanál a poté teprve druhý. Dochází tak k časovému posuvu mezi kanály o polovinu periody vzorkování.

Tento převodník využívá několikastupňovou pipeline architekturu, je tak potřeba brát na zřetel zpoždění 3 cyklů.[8] Toto lze lehce korigovat softwarově při zpracování dat.

Další nezanedbatelnou vlastností převodníku je vnitřní datový multiplexer. Data obou měřených kanálů jsou tak dostupné na jedné sběrnici a není potřeba externí datový multiplexer, který by stěžoval obvodové řešení. Další integrovanou součástí převodníku je zdroj referenčního napětí. Blokové schéma převodníku AD9281 je na obrázku 10.

Tento převodník se vyrábí ve vývodovém pouzdře 28-SSOP, se kterým se dá lehce pracovat i v amatérských podmínkách, což zjednodušuje a urychluje výrobu prototypů a jejich testování a odhalování možných chyb.

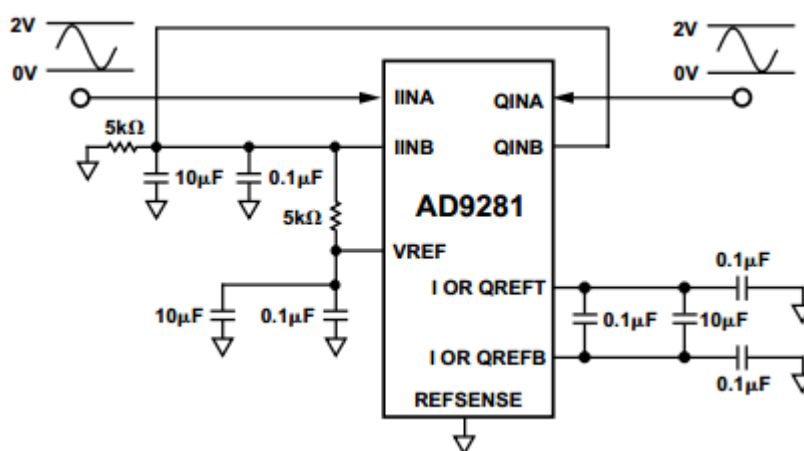


Schéma 1: Zapojení převodníku AD9281 [8]

Základní schéma zapojení analogové části převodníku (Schéma 1) je převzato z katalogového listu tohoto obvodu. Zvolil jsem rozsah měřeného napětí 2V s využitím vnitřního zdroje referenčního napětí. To je přes napěťový dělič přivedeno na jeden ze vstupů diferenčního vstupního zesilovače převodníku a stanovuje tak střed měřicího rozsahu. Toto zapojení je doporučeno pro měření vysokých frekvencí, což se u osciloskopu dá předpokládat, a zároveň není tak citlivé na rušení.[8]

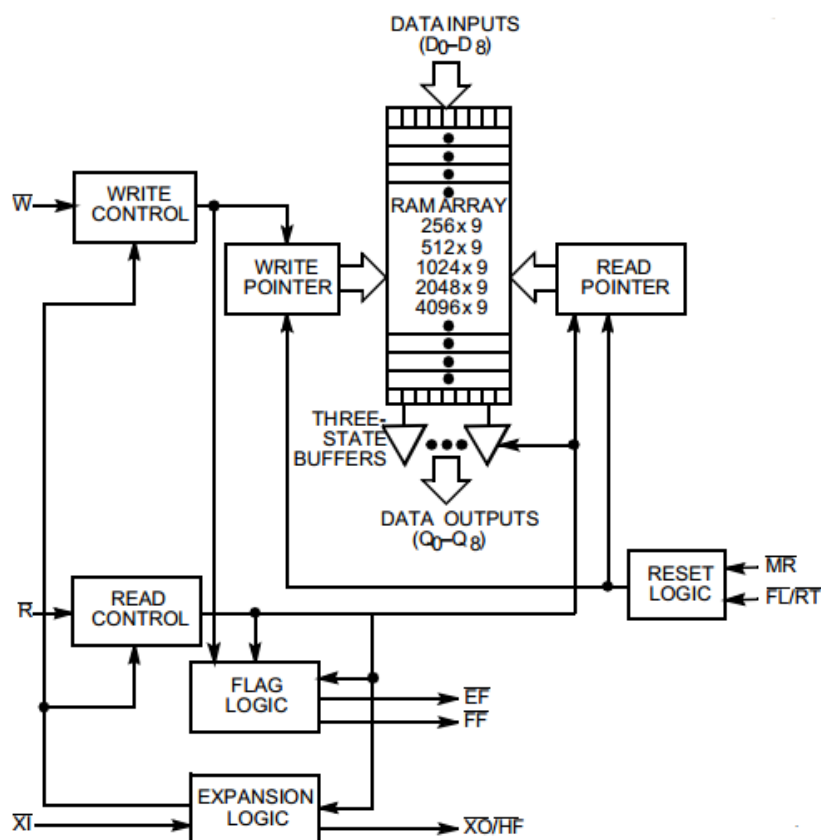
4.2 Vyrovnávací paměť

K tomu, aby mohl být A/D převodník plně využit, je zapotřebí vyrovnávací paměti mezi převodníkem a mikroprocesorem. V kapitole 3.4 jsem uvedl možná řešení. Na první pohled se jako ideální jeví použití FPGA obvodů. K práci s těmito obvody je však zapotřebí mnoha znalostí z tohoto oboru a nutnost adekvátních vývojových nástrojů. Bez dlouhodobějších zkušeností se při návrhu také nedá obejít. Pro většinu vývojářů jsou tak tyto obvody velmi špatně dosažitelné.

Rozhodl jsem se tedy pro variantu s využitím FIFO vyrovnávací paměti. Je zapotřebí aby měla následující vlastnosti:

- Paměť kruhového typu
- Signalizace míry zaplnění
- Asynchronní zápis/čtení
- Šířka sběrnice: 8 bitů
- Délka záznamu: 4096
- Taktovací rychlost: 40MHz

Velké množství obvodů tohoto typu mají v nabídkách firmy IDT, nebo Cypress. Obvody podobných parametrů těchto firem zachovávají stejnou funkcionalitu i stejné rozvržení pinů. Například vhodný obvod IDT7204-20 je plně kompatibilní s CY7C433, a jsou tak plně zaměnitelné. To je výhodné při obstarávání obvodů – nezávislost na dodavateli.



Obrázek 11: Blokové schéma vyrovnávací paměti CY7C433 [9]

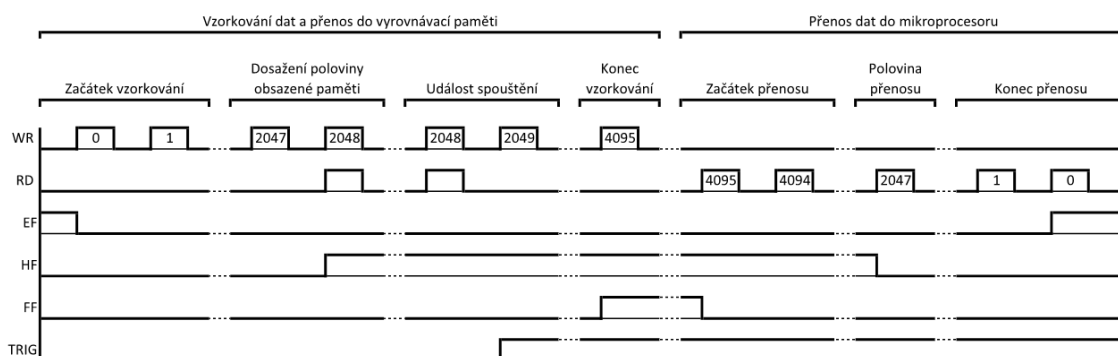
Pro tuto práci jsem použil obvod CY7C433-20. Obvod (Obrázek 11) se skládá z paměťového pole, které má šířku 9 bitů a hloubku 4096 paměťových pozic (RAM ARRAY). Paměť je typu „Dual-ported RAM“, což znamená, že v jeden okamžik lze do paměti jak zapisovat, tak z ní číst. Lze do ní tedy z jedné strany kontinuálně zapisovat data z A/D

převodníku a zároveň z druhé strany data přenášet do mikroprocesoru. Zvolená verze obvodu má zpoždění 20ns, což odpovídá frekvenci 50MHz. Toto je však limitní frekvence a dle katalogového listu [9] je maximální doporučená taktovací frekvence 33,3MHz.

Pozici v paměti udává dvojice ukazatelů. Ukazatel pozice čtení (READ POINTER) a ukazatel pozice zápisu (WRITE POINTER). Při zápisu či čtení se ukazatele automaticky inkrementují. V počátečním stavu jsou oba ukazatele na pozici začátku paměťového pole. V stavu, kdy se oba ukazatelé sobě rovnají, je vždy paměť prázdná a signalizuje to pomocí příznaku prázdné paměti (EMPTY FLAG, EF). Při zápisu se tedy zvyšuje pozice ukazatele zápisu. V momentě, kdy rozdíl ukazatelů je větší než polovina paměti, se objeví signalizace příznaku z poloviny plné paměti (HALF-FULL FLAG, HF). Pokud zápis pokračuje, dojde k zaplnění paměti a signalizaci příznaku plné paměti (FULL FLAG, FF). Po zápisu, nebo v průběhu, mohou být data přečtena, tentokrát se inkrementuje ukazatel pozice čtení. Postupně mizí signalizace plné paměti, z poloviny plné paměti až dojde k signalizaci příznaku prázdné paměti. Přičemž nezávisí na fyzické pozici ukazatelů v paměti, ale na relativní pozici obou ukazatelů, které se vždy po dosažení poslední fyzické pozice resetují na pozici první, pohybují se v tzv. „kruhu“. Pokud je paměť plná při zápisu, či prázdná při čtení, další zápisy a čtení jsou ignorovány. Není zde tak nutnost přesného taktování paměti.[9]

U digitálních osciloskopů je velmi užitečná funkce nazvaná „pre-trigger“. Tato funkce umožňuje zobrazit data ještě před událostí spouštění, což je v mnoha případech velmi užitečné. K dosažení této vlastnosti je zapotřebí data zaznamenávat trvale, ne jen po signálu spouštění. K tomu jsem využil principu funkce vyrovnávací paměti, viz výše.

Po zapnutí osciloskopu dojde k resetu všech potřebných obvodů a ihned začíná vzorkování signálu A/D převodníkem a ukládání do vyrovnávací paměti. Jakmile je paměť z poloviny plná, objeví se signalizace tohoto příznaku. Pokud by se pokračovalo v zápisu, dojde k zaplnění paměti, ta by se pak musela vymazat a došlo by ke ztrátě některých dat, které mohou být potřeba, protože není dáno, v který moment nastane spouštění. Proto je potřeba data po dosažení poloviny kapacity paměti začít vymazávat postupně. Toho se dá dosáhnout tzv. hloupým čtením (dummy read). Kdy jsou data z vyrovnávací paměti sice čtena, ale nejsou nikam ukládána a jsou hned zahozena. Rychlost čtení musí být shodná s rychlostí zápisu do vyrovnávací paměti. Tímto bude v paměti vždy přesný počet předchozích vzorků vstupního signálu. V momentě, kdy přijde signál spouštění, je čtení ukončeno a dojde k zaplnění zbytku vyrovnávací paměti. To je signalizováno příznakem plné paměti. Poté dojde k ukončení vzorkování a může nastat přenos dat z vyrovnávací paměti ke zpracování do mikroprocesoru, přičemž prostřední hodnota udává čas, kdy nastala událost spouštění.



Obrázek 12: Ukázka funkce obvodu vyrovnávací paměti

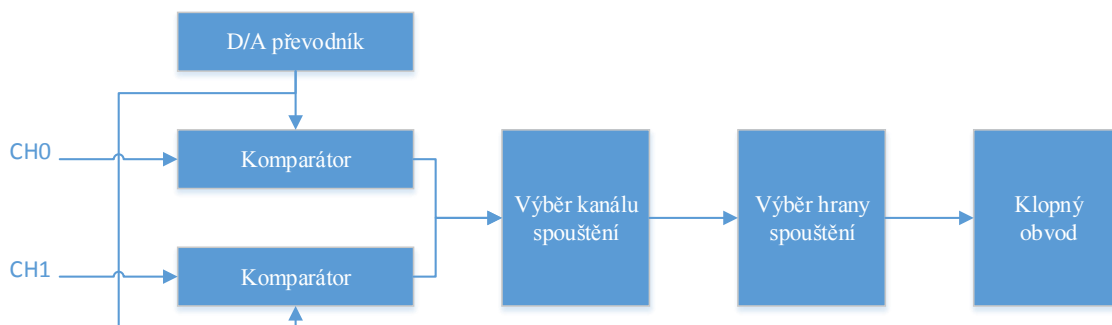
Na obrázku 12 je znázorněna ukázka potřebného chování obvodu vyrovnávací paměti při vzorkování dat a následném přenosu do mikroprocesoru. Čísla pod signály zápisu (WR) a čtení (RD) udávají aktuální zaplnění vyrovnávací paměti. Část označená jako „přenos dat do mikroprocesoru“ je řízena mikroprocesorem samotným, část „vzorkování dat a přenos do vyrovnávací paměti“ je třeba řídit samostatnými obvody, jelikož bude taktována na vysoké frekvence. Návrhem těchto obvodů se budu zabývat v následující kapitole.

4.3 Řídící obvody

Tyto obvody slouží k řízení a taktování A/D převodníku a vyrovnávací paměti.

4.3.1 Obvody spouštění

Nejjednodušším a nejpoužívanějším typem spouštění časové základny je spouštění na hraně, proto se nadále budu zabývat převážně tímto typem.



Obrázek 13: Blokové schéma obvodu spouštění

Na obrázku 13 je znázorněno blokové schéma celého obvodu spouštění pro dva vstupní analogové kanály. Úkolem obvodu je vyslat signál v momentě, kdy hodnota vstupního signálu dosáhne určité úrovně. Obvod, který dokáže porovnat 2 různá napětí, se nazývá komparátor. Pro

účely spouštění je zapotřebí komparátoru s hysterezí, viz 3.3.1. Takovému komparátoru se také říká Schmittův klopný obvod.

Hystereze vzniká zavedením kladné zpětné vazby, která ovlivňuje kladný vstup operačního zesilovače tak, aby na něm docházelo k změně napětí v závislosti na aktuálním poměru vstupního a referenčního napětí.[7] Referenční napětí musí být v tomto případě nastavitelné v rozsahu 0-2V, což odpovídá rozsahu vstupních napětí na A/D převodníku.

$$U_H^- = \frac{(R_2 \cdot U_{ref} + R_1 \cdot U_{sat}^-)}{(R_1 + R_2)} \quad (4)$$

$$U_H^+ = \frac{(R_2 \cdot U_{ref} + R_1 \cdot U_{sat}^+)}{(R_1 + R_2)} \quad (5)$$

Nastavitelným referenčním napětím však vzniká nesymetrie hysterezních napětí, to znamená, že hystereze nebude rozdělena symetricky okolo referenčního napětí. Pomocí rovnice 4 a 5 lze určit úrovně hysterezních napětí a díky tomu bude možné softwarově korigovat nesymetrii hystereze.[12]

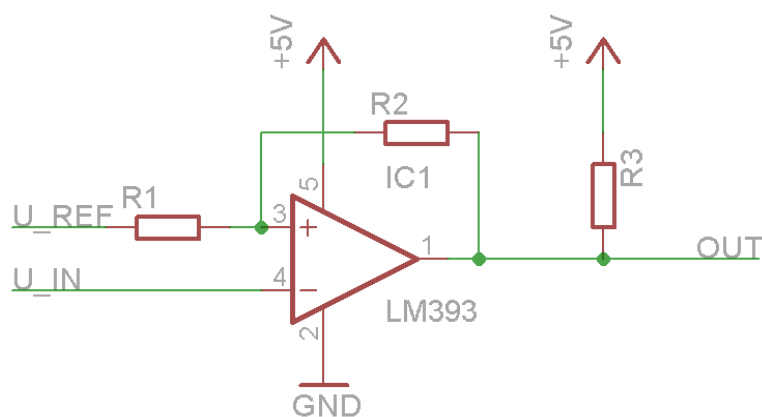


Schéma 2: Schmittův klopný obvod s LM393

Pro realizaci Schmittova klopného obvodu jsem vybral obvod LM393, který je k tomuto přímo určen. Zapojení je na schéma 2. Obvod LM393 má výstup s otevřeným kolektorem, je proto zapotřebí rezistor R3, který je připojen na napětí 5V a určuje tak kladné saturační napětí. Poměr rezistorů R1 a R2 udává velikost hystereze. Rezistor R3 je volen tak, aby byl vůči hodnotě rezistoru R2 o několik řádů nižší a nedocházelo tak ke kolísání kladného saturačního napětí vlivem úbytku napětí na tomto rezistoru.[11]

$$U_H = \frac{(U_{sat}^+ - U_{sat}^-) \cdot R_1}{R_1 + R_2} \quad (6)$$

Zvolíme-li hodnoty rezistorů $R_1=1\text{M}\Omega$ a $R_2=10\text{k}\Omega$, pak dle rovnice 6 dostaneme velikost hystereze přibližně 50mV. Tato hodnota je pro použití vhodná a činí 2,5% vstupního rozsahu A/D převodníku.

Referenční napětí Schmittova klopného obvodu představuje úroveň spouštění, která se mění v rozsahu 0-2V. Pro získání tohoto napětí je zapotřebí D/A převodník, který převede číselnou interpretaci úrovně spouštění na hodnotu napětí. Hodnotu úrovně spouštění není potřeba často měnit, lze bez problémů použít i pomalejší D/A převodník se sériovou komunikační sběrnici. Vhodný a dostupný obvod je MCP4921. Obvod komunikuje standardní sériovou sběrnici SPI, přičemž celé nastavení probíhá pomocí jednoho 16-ti bitového slova. První 4 bity tohoto slova slouží k nastavení chování obvodu a následujících 12 bitů k nastavení výstupního napětí. Výhodou tohoto D/A převodníku je možnost použití externího referenčního napětí, lze zde použít napětí 2V generované vnitřní referencí A/D převodníku. Získá se tak výstupní rozsah 0-2V. Vstupní i výstupní obvody převodníku obsahují oddělovací zesilovače. D/A převodník tak lze propojit přímo s referencí A/D převodníku a s komparátorem bez obav z ovlivnění těchto obvodů.[13]

$$U_{out} = \frac{U_{ref} \cdot U_{data}}{4096} \quad (7)$$

Výstupní napětí lze vypočítat pomocí vzorce 7, kde U_{ref} představuje referenční napětí a U_{data} je 12-ti bitová číselná hodnota.

Další blok slouží pro výběr kanálu spouštění. Výstupem komparátorů jsou logické úrovně, přesněji hodnoty blízké napětí 0V a 5V, funkci výběru kanálu spouštění tedy můžeme zapsat pravdivostní tabulkou. Pro výběr bude sloužit jeden logický signál z mikroprocesoru, ve stavu logická 0 bude vybrán kanál 0 a ve stavu logická 1 kanál 1.

	S	K2	K1	K
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

Tabulka 1: Pravdivostní tabulka pro výběr kanálu spouštění

V tabulce 1 je pravdivostní funkce výběru kanálu spouštění, kde signál S znamená signál mikroprocesoru pro výběr kanálu spouštění, signály K1 a K2 jsou výstupy komparátorů jednotlivých kanálů. K je výsledný signál.

				K1
				K2
	0	0	1	1
S	0	1	1	0

Obrázek 14: Karnaughova mapa pro funkci výběru kanálu spouštění

Řešení této logické funkce jsem provedl pomocí Karnaughovy mapy pro 3 proměnné (Obrázek 14). V mapě se nachází dvě smyčky o dvou mintermech.

$$Y = K1 \cdot \bar{S} + K2 \cdot S \quad (8)$$

$$Y = \overline{K1 \cdot \bar{S} + K2 \cdot S} \quad (9)$$

$$Y = \overline{K1 \cdot \bar{S} \cdot K2 \cdot S} \quad (10)$$

Řešením funkce výběru kanálu spouštění s úpravou pro hradla NAND je rovnice 10.

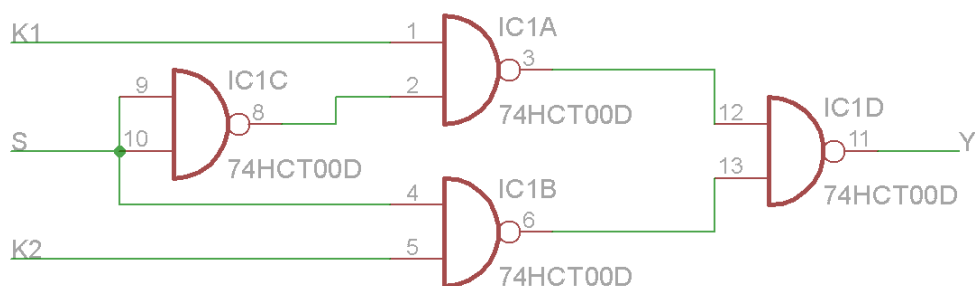


Schéma 3: Funkce výběru kanálu spouštění tvořená hradly NAND

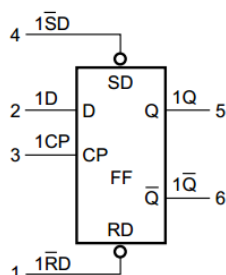
Pro řešení funkce výběru kanálu spouštění dle rovnice 8 jsou zapotřebí 3 dvouvstupé hradla NAND a jeden invertor. Aby nebylo nutné použít více typů logických obvodů, nahradil jsem invertor ekvivalentním zapojením dvouvstupého hradla NAND. Pro realizaci je tak zapotřebí čtyř dvouvstupých hradel NAND, které obsahuje obvod 7400.[5][6]

	E	K	Y
0	0	0	0
1	0	1	1
2	1	0	1
3	1	1	0

Tabulka 2: Funkce výběru hrany spouštění

Blok výběru hrany spouštění ovlivňuje, zda dojde k události spouštění při náběžné či sestupné hraně vstupního signálu. To lze ovlivnit invertováním vstupního signálu, kdy invertováním sestupné hrany získám hranu náběžnou. Výběr hrany je řízen výstupem mikroprocesoru. Tato funkce je popsána pravdivostní tabulkou (Tabulka 2). Signál E je signál mikroprocesoru, K je výstupní signál předcházejícího bloku. Při bližším pohledu na tabulku 2 je jasné, že se jedná o funkci výlučného logického součtu XOR. Hradla tohoto typu jsou obsažena v obvodu 7486, popřípadě jej lze nahradit hradly NAND.[5][6] Schéma zapojení tohoto bloku je triviální, nebudu jej proto zde uvádět.

Zapojení stávajících bloků funguje jako porovnávání napětí měřeného signálu a referenčního napětí. Výstupem je tedy logická hodnota odpovídající porovnání těchto napětí. Obvod spouštění musí ale reagovat na hranu signálu, tedy přechod z jedné logické úrovně do logické úrovně druhé.



Obrázek 15: Blokové schéma synchronního klopného obvodu typu D [14]

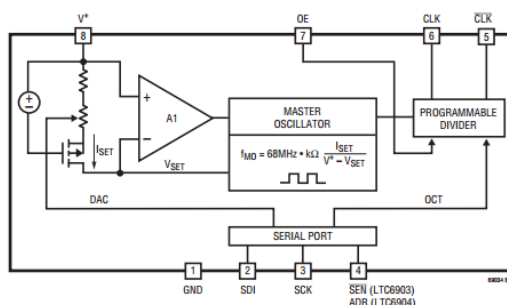
K této funkci lze použít synchronní klopný obvod typu D. Tento obvod přesune hodnotu z jeho vstupu D na výstup Q právě v momentě, kdy je na vstup CP přivedena nástupná hrana signálu.[6] Klopný obvod D nacházející se v integrovaném obvodu 7474 je na obrázku 15.

Pokud bude k vstupu D přivedena logická 1, pak po přivedení náběžné hrany signálu na vstup CP, bude tato hodnota přenesena na výstup Q. Změna hodnoty na výstupu Q je pak kýženy spouštěcí impuls, který spustí vzorkování měřeného signálu. Po navzorkování a zpracování dat je nutné klopný obvod resetovat vstupem RD, poté bude na jeho výstupu Q logická 0 a může opět proběhnout čekání na hranu měřeného signálu.

4.3.2 Obvody taktování

Pro taktování A/D převodníku a vyrovnávací paměti jsou zapotřebí vysoké frekvence, které nelze generovat mikroprocesorem. Jedná se o frekvence až 40MHz, je to z důvodu, že do vyrovnávací paměti se musí zapsat data z obou kanálů A/D převodníku. Je-li vzorkovací frekvence 20MHz, musí být frekvence ukládání dat dvojnásobná, tedy 40MHz.

Frekvence však není fixní, je třeba ji měnit pro různé časové základny osciloskopu. Možnost fixního generátoru s využitím čítače pro postupné snížení frekvence je nevhodná, protože osciloskop nevyužívá rozsahy, které by byly postupně dělitelné dvěma, ale rozsahy ve stupních 1-2-5-10. Je tedy zapotřebí plně variabilního časování vzorkovací frekvence.



Obrázek 16: Blokové schéma obvodu LTC6903 [10]

K tomu může výborně sloužit obvod LTC6903, jehož blokové schéma je na obrázku 16. Obvod dokáže generovat frekvence od 1kHz až po 68MHz, programuje se pomocí standardní SPI sběrnice. Po této sběrnici se přenáší jedno 16-ti bitové slovo, které je rozděleno na 3 části. První 4 bity určují konstantu OCT, dalších 10 bitů určuje konstantu DAC a poslední 2 bity slouží ke kontrole chování výstupů. Konstantou OCT se určuje jeden z 16-ti pracovních rozsahů. Konstanta DAC pak přesněji určuje frekvenci v rámci rozsahu.[10]

$$f = 2^{OCT} \cdot \frac{2078}{\left(2 - \frac{DAC}{1024}\right)} \quad (11)$$

$$OCT = 3,322 \log \cdot \left(\frac{f}{1039}\right) \quad (12)$$

$$DAC = 2048 - \frac{2078 \cdot 2^{10+OCT}}{f} \quad (13)$$

Pro výpočet jednotlivých konstant lze použít rovnice 12 a 13. Pomocí rovnice 11 je zjišťována odchylka mezi vypočtenou frekvencí a frekvencí požadovanou.

Časová základna	Frekvence [Hz]	OCT	DAC	Odchylka [‰]
500ns	40 000 000	14	1176	0,4858
1us	30 000 000	14	886	0,0876
2us	30 000 000	14	886	0,0876
5us	12 000 000	13	595	0,2565
10us	6 000 000	12	595	0,2565
20us	3 000 000	11	595	0,2565
50us	1 200 000	10	232	0,1189
100us	600 000	9	232	0,1189
200us	300 000	8	232	0,1189
500us	120 000	6	913	0,1189
1ms	60 000	5	913	0,1189
2ms	30 000	4	913	0,1189
5ms	12 000	3	629	0,295
10ms	6 000	2	629	0,295
20ms	3 000	1	629	0,295
50ms	1 200	0	275	0,1278

Tabulka 3: Konstanty obvodu LTC6903

V tabulce 3 jsou uvedeny vypočtené konstanty obvodu LTC6903 pro jednotlivé hodnoty časové základny osciloskopu. Vztah mezi časovou základnou a vzorkovací frekvencí nelze vyjádřit vzorcem a je volena dle rozlišení zobrazovací jednotky pro co nejjednodušší zpracování, dále se této problematice budu věnovat v kapitole 4.5. Odchylka reálné frekvence a požadované frekvence je nejvyšší u rozsahu 500ns, i zde je však nižší než 0,5 promile. Tato odchylka se tedy v nejhorším případě projeví jako odchylka jednoho vzorku v celé délce vzorkovací paměti pro jeden kanál. Proto bych tuto odchylku označil jako uživatelem nepozorovatelnou a dále bych ji zanedbal.

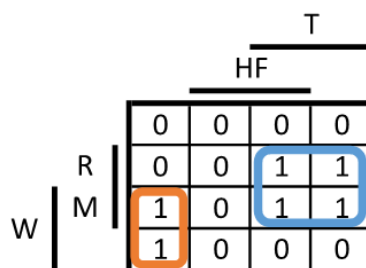
Vzhledem k maximální doporučené taktovací frekvenci vyrovnávací paměti, která činí 33,3MHz, bych označil rozsah 500ns s taktovací frekvencí 40MHz jen jako testovací a jeho plná funkčnost bude muset být prověřena.

Dále je nutné zajistit taktovací frekvenci A/D převodníku, která bude dvakrát menší, než frekvence taktování vyrovnávací paměti. Toho je docíleno zařazením binárního čítače jen s jedním stupněm. Výstup tohoto čítače bude přímo řídit taktování A/D převodníku a integrovaný datový multiplexer.

	T	HF	W	RM	Y
1	0	0	0	0	0
2	0	0	0	1	0
3	0	0	1	0	1
4	0	0	1	1	1
5	0	1	0	0	0
6	0	1	0	1	0
7	0	1	1	0	0
8	0	1	1	1	0
9	1	0	0	0	0
10	1	0	0	1	1
11	1	0	1	0	0
12	1	0	1	1	1
13	1	1	0	0	0
14	1	1	0	1	1
15	1	1	1	0	0
16	1	1	1	1	1

Tabulka 4: Pravdivostní funkce časování vyrovnávací paměti

Složitější částí je pak zajištění plné funkcionality vyrovnávací paměti, jak je popsána na obrázku 12. K tomuto účelu jsem sestavil pravdivostní tabulku (Tabulka 4), která obsahuje jako vstupy následující logické signály: signál spouštění (T), příznak z poloviny plné paměti (HF), taktovací signál zápisu (W) a taktovací signál při čtení mikroprocesorem (RM). Výstupem je logický signál Y, ten je poté přiveden na vstup pro čtení z vyrovnávací paměti (R).



Obrázek 17: Karnaughova mapa pro časování vyrovnávací paměti

K řešení této logické funkce jsem zvolil metodu Karnaughových map pro 4 proměnné. Výsledná mapa i s vyznačenými smyčkami je na obrázku 17. Řešení pro tuto mapu s využitím součinových hradel je následující:

$$Y = W \cdot \overline{HF} \cdot \overline{T} + T \cdot RM \quad (14)$$

$$Y = \overline{\overline{W \cdot \overline{HF} \cdot \overline{T}} + T \cdot RM} \quad (15)$$

$$Y = \overline{\overline{W \cdot \overline{HF} \cdot \overline{T}} \cdot \overline{T} \cdot RM} \quad (16)$$

Rovnice 16 je již výslednou logickou funkcí pro realizaci pomocí součinných hradel NAND. Při bližším pohledu zjistíme, že je zde součin signálu RM a signálu T. Jelikož je signál RM generován mikroprocesorem, není zapotřebí součin se signálem T řešit pomocí logických hradel, a lze jej ošetřit programově přímo v mikroprocesoru. To platí i pro negaci signálu RM.

$$Y = \overline{\overline{W \cdot \overline{HF} \cdot \overline{T}} \cdot RM} \quad (17)$$

Rovnice 17 je tedy zjednodušena o výše zmíněný součin logických signálů.

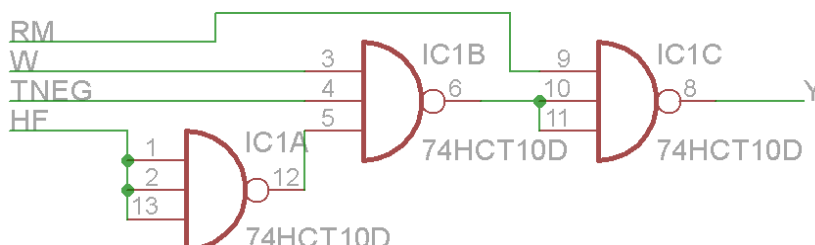


Schéma 4: Realizace řídicích obvodů vyrovnávací paměti

Rovnici 17 lze realizovat pomocí jednoho integrovaného obvodu typu 7410, který obsahuje 3 třívstupé hradla typu NAND, možná realizace z těchto hradel je na Schéma 4 schéma 4. Negaci signálu spouštění T zde není nutné realizovat, na výstupu obvodu spouštění, tedy klopném obvodu typu D, je k dispozici přímý i negovaný signál. [5][6]

V této konfiguraci by mohlo dojít ke generování signálu spouštění ještě před dosažením zaplnění poloviny vyrovnávací paměti. Pokud by k tomu došlo, nebyly by zaznamenány hodnoty před touto událostí. Je tedy potřeba zablokovat obvody spouštění po dobu vzorkování první poloviny vyrovnávací paměti. Nejjednodušší způsob je použití klopného obvodu typu RS. Tento obvod se bude nastavovat při zaplnění poloviny vyrovnávací paměti (HF). Výstup obvodu bude přiveden na klopný obvod typu D obvodů spouštění (Obrázek 15). Pokud nenastane zaplnění poloviny vyrovnávací paměti a dojde k události spouštění, bude na vstupu D klopného obvodu logická 0, výstup klopného obvodu tedy také zůstane bez změny na logické úrovni 0. Pro jednodušší obvodové řešení je možno použít místo klopného obvodu typu RS upravené zapojení klopného obvodu typu D. Integrovaný obvod 7474 totiž obsahuje 2 klopné obvody typu D.

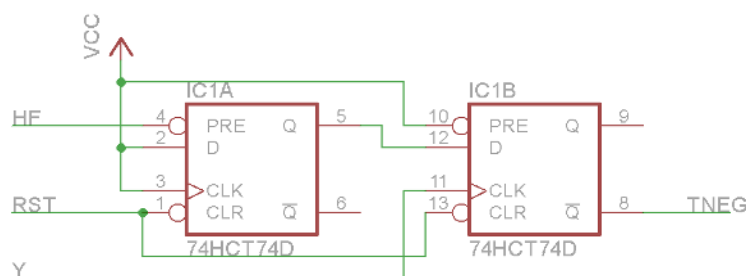


Schéma 5: Propojení obvodů taktování a spouštění

Schéma 5 znázorňuje výše popsané zapojení. Klopný obvod IC1B je původní výstupní klopný obvod, na jeho vstup D je přiveden druhý klopný obvod IC1A, který pracuje jako klopný obvod typu RS. Oba klopné obvody jsou resetovány signálem RST, který je společný i pro vyrovnávací paměť a je generován mikroprocesorem. Signál HF je příznak z poloviny plné vyrovnávací paměti, signál Y je výstup bloku spouštěcího obvodu pro výběr hrany spouštění.

4.4 Vstupní obvody

Jak již bylo řečeno, vstupní obvody slouží k přizpůsobení napět'ových úrovní vstupního signálu. Běžné rozsahy osciloskopů jsou od 10mV/dílek do 5V/dílek. Pokud by toto měl řešit jediný zesilovač, musel by mít zesílení až 500x. Takto velké zesílení ovšem není vhodné z důvodu rušení. Pro měření 5V/dílek je celý rozsah měřených napětí až 50V, které je potřeba přizpůsobit na úroveň 2V pro A/D převodník. Vstupní dělič by tedy musel mít poměr minimálně 25:1. V tomto případě by však při nejvyšší citlivosti (10mV/dílek) byl signál nejprve 25x zeslaben a následně 500x zesílen. Lze předpokládat, že v této konfiguraci by byl měřený signál silně znehodnocen šumem obvodů a rušením. Je proto vhodnější použití několikanásobného vstupního děliče, u kterého nebude při vyšší citlivosti signál natolik utlumen.

$$\frac{U_i}{U_o} = \frac{R_1 + R_2}{R_2} \quad (18)$$

$$\frac{R_1}{R_2} = \frac{C_2}{C_1} \quad (19)$$

Pro výpočet vstupního děliče slouží rovnice 18. U_i značí vstupní napětí děliče a U_o značí napětí výstupní. Je nutné, aby hodnota součtu rezistorů R_1 a R_2 byla rovna $1\text{M}\Omega$, z důvodu dodržení vstupní impedance. Rovnice 19 pak slouží pro výpočet kompenzačních kondenzátorů, které jsou potřeba z důvodu parazitních kapacit nejen samotných součástek, ale i plošného spoje. Absolutní hodnota kondenzátorů není důležitá, hodnoty se volí tak, aby byly snadno realizovatelné a zároveň pokud možno co nejnižší.

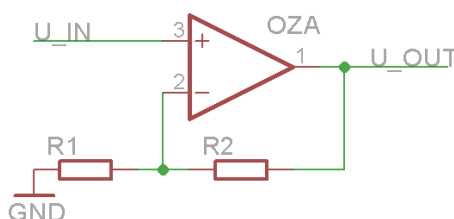


Schéma 6: Neinvertující zapojení OZ

$$Au = 1 + \frac{R_2}{R_1} \quad (20)$$

Další částí je zesilovač s proměnným zesílením. V zapojení jsem použil zesilovač složený z neinvertujícího zapojení operačního zesilovače (Schéma 6). Zesílení tohoto obvodu lze vypočítat pomocí rovnice 20.[7] Jak je z rovnice patrné, je zesílení zesilovače dáno poměrem rezistorů R_1 a R_2 ve zpětné vazbě. Pro změnu zesílení v rozsahu 1-100x tedy stačí změna rezistoru R_2 . Jedním z řešení je například použití analogového multiplexeru 74HC4051. Ten obsahuje 8 přepínatelných vstupně-výstupních kanálů, které se připojí k odporové síti ve zpětné vazbě operačního zesilovače. Pomocí tří logických signálů je pak vybrán určitý kanál.[25]

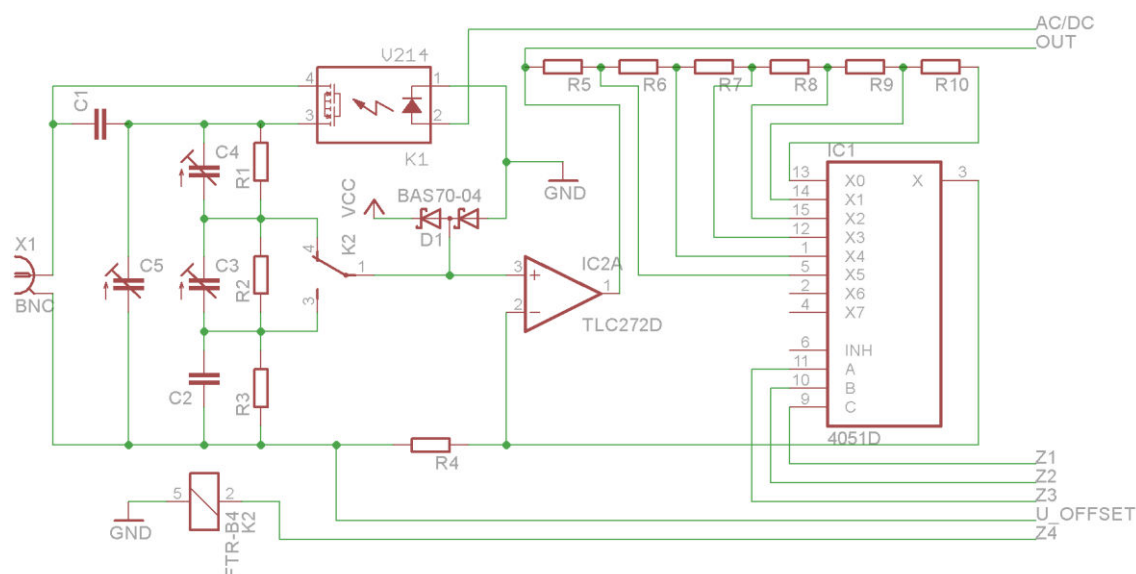


Schéma 7: Vstupní obvody

Celé zapojení vstupních obvodů je na schéma 7. Vstupní signál je přiveden na konektor typu BNC. Poté následuje kapacitní vazba C1, která slouží k oddělení střídavé a stejnosměrné složky měřeného signálu. Pro měření stejnosměrného signálu je paralelně s kondenzátorem C1 zapojeno SSR relé KAQV214. To má v sepnutém stavu odpor maximálně v řádu desítek ohmů a tak lze jeho vliv na měřený signál vyloučit.[26] Následuje frekvenčně kompenzovaný napěťový dělič s dvěma odbočkami, mezi kterými je přepínáno pomocí mechanického relé. Použití SSR relé zde není vhodné, protože v rozepnutém stavu má mezi svými vývody nezanedbatelnou kapacitu, která způsobí „prosakování“ střídavé složky signálu skrz relé. Například výše uvedenému relé KAQV214, ačkoliv má v katalogovém listu uvedenou hodnotu 6pF, jsem naměřil hodnotu přibližně 80pF. Tato hodnota je v obvodech s vysokou impedancí nepoužitelná. Operační zesilovač jsem použil TLC272, je to běžně dostupný a levný typ unipolární konstrukce, který má dle výrobce šířku pásma 2MHz a nízkou úroveň šumu. Jeho vstupní impedance činí 1 TΩ, což je o 6 řádů vyšší než impedance vstupního děliče.[24] K ovlivňování by tak docházet nemělo. Vstup operačního zesilovače je vhodné chránit proti přepětí zařazením ochranných diod. Při výběru je kritickým parametrem parazitní kapacita diody, která musí být co nejmenší, jinak by se obvod choval jako RC filtr a potlačoval by vysoké frekvence. Zvolil jsem dvojitou diodu DAS70-04, která má parazitní kapacitu maximálně 2pF.[27]

Výpočet jednotlivých rezistorů děliče a zpětné vazby operačního zesilovače je poměrně složitý proces. Hodnoty jsou navzájem závislé, tedy vstupní dělič je následně závislý na zesilení zesilovače a to na vstupu A/D převodníku. Běžně dostupné rezistory jsou jen v řadě E24 a řady E96 popřípadě E192 jsou spíše výjimečné. Volba tedy probíhala spíše zkusmo, kdy jsem se snažil najít optimální poměry.

Měřicí rozsah	10 mV	20 mV	50 mV	100 mV 1 V	200 mV 2 V	500 mV 5 V
Napětí za děličem	2,5 mV	5 mV	12,5 mV	25 mV	50 mV	125 mV
Potřebné zesílení	100x	50x	20x	10x	5x	2x
Odpor R2	99 kΩ	49 kΩ	19 kΩ	9 kΩ	4 kΩ	1 kΩ
Odporová řada	50 kΩ	30 kΩ	10 kΩ	5 kΩ	3 kΩ	1 kΩ

Tabulka 5: Výpočet odporů zpětné vazby

V tabulce 5 jsou uvedeny jednotlivé hodnoty potřebných rezistorů R2 zpětné vazby za předpokladu, že vstupní dělič bude mít dělicí poměr 1:4 pro rozsahy 10 – 500mV a 1:40 pro 1-5V, přičemž vstupní citlivost A/D převodníku bude 250mV/dílek. Hodnota rezistoru R1 je zvolena 1kΩ. Protože by se některé hodnoty rezistorů špatně realizovaly pomocí řady E24, jsou rezistory zapojeny do sériové řady a multiplexem je připojena žádaná odbočka. Rezistor R10 na schéma 7 odpovídá prvnímu sloupci v tabulce 5 a rezistor R5 poslednímu sloupci.

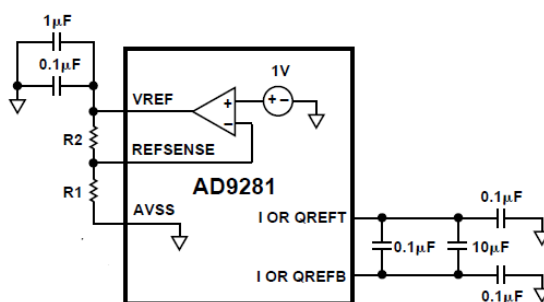


Schéma 8: Úprava zapojení A/D převodníku

Aby vstupní rozsah A/D převodníku činil 250mV/dílek, upravil jsem jeho zapojení podle schéma 8. Namísto rezistorů R2 a R1 jsem použil víceotáčkový odporový trimr, pomocí kterého lze přesně nastavit měřicí rozsah A/D převodníku v rozsahu 0,7-2,5V. [8]

Mechanické relé pro přepínání rozsahů je bistabilního typu, což snižuje spotřebu energie a zároveň relé neprodukuje žádné rušení. Použil jsem relé FTR-B4, které je řízeno jednou cívkou, kde se pro změnu stavu používá obrácená polarita buzení. Pro účely buzení se využívá podobně jako u stejnosměrných motorů můstek typu H, existují však i jednodušší řešení.

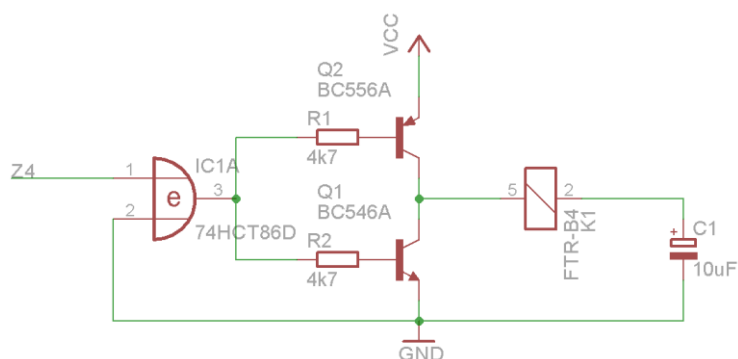


Schéma 9: Buzení bistabilního relé

Na schéma 9 je zapojení buzení bistabilního relé. Toto zapojení je výhodné zejména pro svou jednoduchost, v klidovém stavu je kondenzátor C1 vybitý přes sepnutý tranzistor Q1 a cívku relé. Při sepnutí tranzistoru Q2 (a rozepnutí Q1), dojde k nabíjení kondenzátoru přes cívku relé. Proud potřebný k nabití kondenzátoru C1 způsobí přepnutí relé. Při opětovném sepnutí Q1 (a rozepnutí Q2) dojde k vybití náboje kondenzátoru do cívky relé, což způsobí opačnou polaritu proudu než při nabíjení a relé je opět přepnuto. Cívka relé je určena pro napájení 4,5V, což přibližně odpovídá napájení 5V a napěťové ztrátě na tranzistoru. Pro buzení tranzistorů jsem využil vhodně zapojeného hradla XOR. Toto hradlo je totiž obsaženo v obvodu 7486, který je použit v obvodech spuštění, a zůstávají k dispozici 3 volná hradla. Při použití tranzistorů menšího výkonu je potřeba zařadit ochranné diody, aby nedošlo k jejich zničení indukovaným napětím v cívce relé. Relé je po spuštění zařízení třeba přepnout mezi oběma stavy, aby byla zajištěna známá pozice kontaktů.

4.5 Zobrazovací jednotka

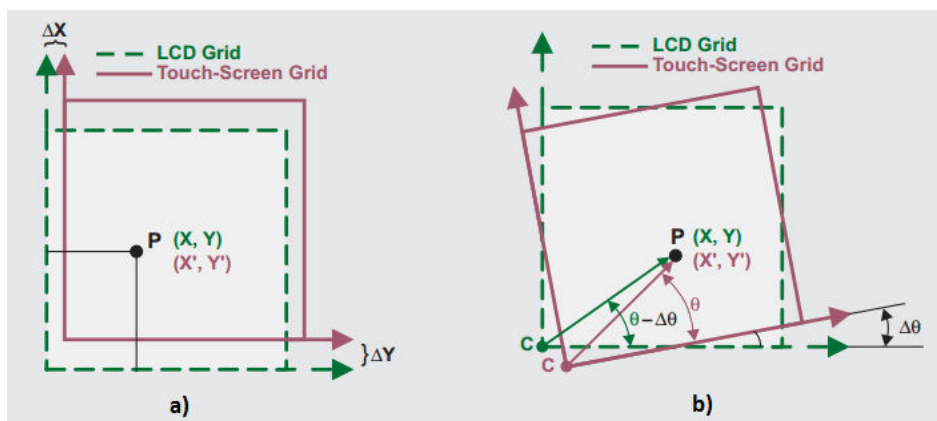
Na trhu je velké množství zobrazovacích LCD panelů. Vybral jsem panel s rozlišením 320x240 pixelů a paralelní komunikační sběrnicí. Toto rozlišení je pro potřeby přenosného osciloskopu dostatečné a zároveň lze u něj dosáhnout dostatečné obnovovací frekvence.



Obrázek 18: LCD panel

Použitý LCD panel je na obrázku 18. Panel obsahuje řadič SSD1289. [29] Tento řadič je značně univerzální, dovoluje použití 8, 9, 16 nebo 18 bitové paralelní datové sběrnice a zároveň obsahuje i sériovou sběrnici SPI. Já jsem zvolil paralelní 16-ti bitovou sběrnici, která je nejjednodušší pro komunikaci v režimu 65 000 barev. Je použito formátu barev „565“, zápis je možný jak v pořadí RGB, tak i v BGR. Jak již název „565“ napovídá, je v 16-ti bitovém slově obsaženo 5 bitů pro barvu červenou i modrou a 6 bitů pro barvu zelenou.

Jelikož je většina LCD panelů původně určena pro použití v zařízeních typu PDA, obsahuje taktéž dotykovou plochu, ta je rezistivního typu a obsahuje řadič ADS7843. [30] Výstupem rezistivní dotykové plochy jsou dvě napěťové hodnoty, ty udávají místo dotyku v horizontální a vertikální rovině. Obvod ADS7843 je pak A/D převodník, který převede tyto 2 hodnoty na číselnou interpretaci. Komunikace s obvodem probíhá po sériové sběrnici SPI a pomocí signálu přerušení, který je vyslán, pokud je detekován dotyk. Obvod neobsahuje žádnou kalibraci ani korekci měřených dat. Kalibraci je potřeba provést až v mikroprocesoru.



Obrázek 19: Kalibrace dotykové plochy [31]

Na obrázku 19 jsou znázorněny dvě chyby a) a b). První je chyba posunutí dotykové plochy (Touch-Screen Grid) oproti zobrazovací ploše (LCD Grid) o ΔX a ΔY . Druhou chybou je otočení těchto dvou ploch o úhel $\Delta\Theta$. Kalibrace těchto chyb může být provedena pomocí tříbodové kalibrace, nebo pomocí známější pětibodové kalibrace. Já jsem zvolil kalibraci tříbodovou, její princip a potřebné informace k implementaci jsou v dokumentu „Calibration in touch-screen systems“ [31].

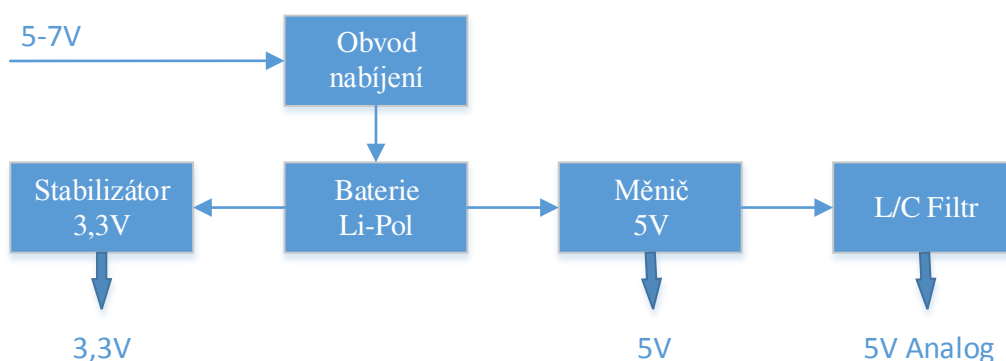
S rozlišením LCD panelu se pojí i zobrazovaná mřížka. Tu je potřeba zvolit tak, aby bylo dosaženo co nejjednoduššího zobrazení naměřených hodnot. Velikost jednoho dílku mřížky jsem zvolil 30x30 pixelů, celá mřížka pak obsahuje 10 dílků v horizontální rovině a 6 v rovině vertikální. Pro časy 1us a 500ns jsou data roztáhnuta, není tak zobrazen jeden vzorek na jeden pixel šířky, nýbrž u času 1us je zobrazeno 15 vzorků na dílek a u času 500ns 10 vzorků na dílek.

4.6 Mikroprocesor

Všechny předešlé bloky mezi sebou spojuje mikroprocesor. V zapojení jsem použil mikroprocesor ColdFire V1 firmy Freescale. Jedná se o typ MCF51JM64VLH. Firmu Freescale jsem zvolil kvůli pro mne dostupným vývojovým nástrojům. Řadu ColdFire V1 poté kvůli dostatečnému výkonu 32 bitového výpočetního jádra. Mikroprocesor se vyrábí ve 3 variantách: 44, 64 a 80 vývodů. Použil jsem verzi s 64 vývody, u této verze jsou využity všechny vývody a nezbývá tak prostor k dalším rozšířením. Mikroprocesor dále disponuje 64kB pamětí programu, 16kB pamětí dat a lze jej taktovat až na frekvenci 50MHz.[28]

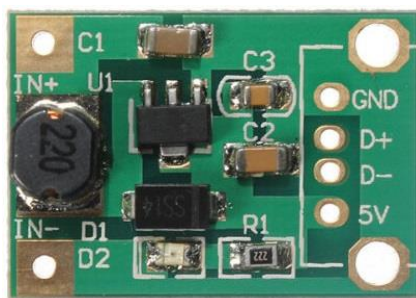
4.7 Napájecí obvody

K napájení celého osciloskopu slouží baterie typu Li-Pol. Tyto baterie mají jmenovité napětí 3,6V. K napájení všech komponent jsou zapotřebí dvě pracovní napětí a to 3,3V a 5V. Obvod vyrovnávací paměti je totiž koncipován pouze pro napájení úrovní 5V. Aby bylo docíleno jednoduššího propojení všech obvodů, co se týče napěťových úrovní, jsou všechny obvody vyjma mikroprocesoru a LCD panelu napájeny napětím 5V. Taktéž při napětí 5V dosahují použité logické obvody a operační zesilovače lepších parametrů.



Obrázek 20: Blokové schéma napájecích obvodů

Blokové schéma napájecích obvodů je na obrázku 20. Pro získání 3,3V jsem použil stabilizátor LE33. Tento stabilizátor pracuje bezchybně již při rozdílu napětí 0,2V, má minimální vlastní spotřebu a v tomto obvodu dosahuje dobré účinnosti. Použití DC/DC měniče by v tomto případě bylo zbytečně složité.



Obrázek 21: Modul DC-DC měniče

Pro napětí 5V se již bez DC/DC měniče obejít nedá. Použil jsem hotový modul step-up měniče, který snese zatížení až 500mA (Obrázek 21). Jádrem měniče je obvod řady ELM97, zapojení měniče je celkově jednoduché a nebude problém tento měnič realizovat přímo na výsledné desce plošných spojů. Výstup tohoto měniče slouží k napájení číslicových obvodů. Dále je v 5V větvi zařazen LC filtr, jehož výstup slouží k napájení analogových obvodů. Filtr je zařazen z důvodu lepšího vyhlazení výstupu měniče a zabránění prostupu rušení z číslicové napájecí větve do větve analogové.

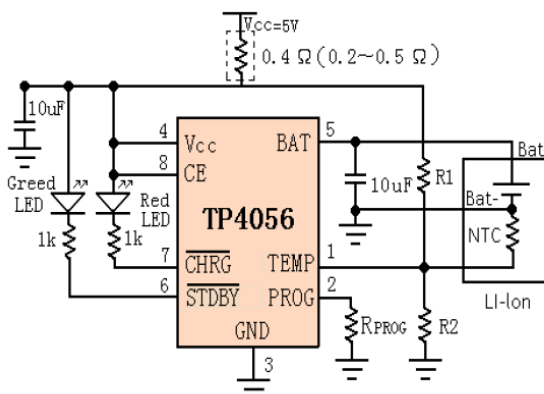


Schéma 10: Zapojení nabíjecího obvodu [32]

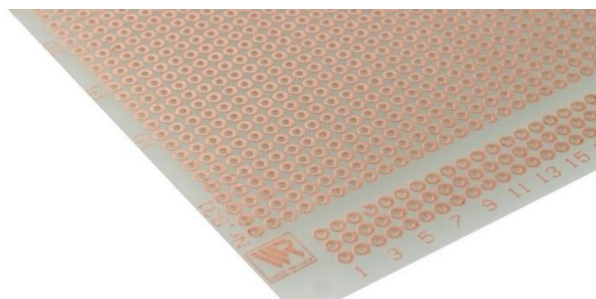
Nabíjení baterie je řešeno specializovaným obvodem TP4056. [32] Řízení mikroprocesorem by jej zbytečně zatěžovalo a navíc by hrozilo nebezpečí přebití článku při výskytu chyby v obslužném kódu. Zapojení obvodu TP4056 je na schéma 10. Baterie může být nabíjena proudem až 1000mA, tento proud je nastavitelný rezistorem R_{PROG} . V zapojení jsem použil proud přibližně 300mA, převážně z důvodu chlazení nabíjecího obvodu. Stav nabíjení je indikován dvojicí výstupů, první indikuje nabíjení (CHRG), druhý nabitou baterii (STDBY). Obvod může být trvale připojen k baterii a není třeba jej odpojovat. Pokud napájecí napětí klesne pod úroveň napětí baterie, přejde obvod do režimu spánku a minimalizuje svůj odběr z baterie. Monitorování teploty baterie pomocí NTC čidla nemusí být zapojeno a lze jej při nízkých nabíjecích proudech vynechat.

5. Realizace prototypu osciloskopu

V této kapitole popíši realizaci prototypu jak po stránce fyzické, tak po stránce softwaru a ovládání.

5.1 Fyzické provedení

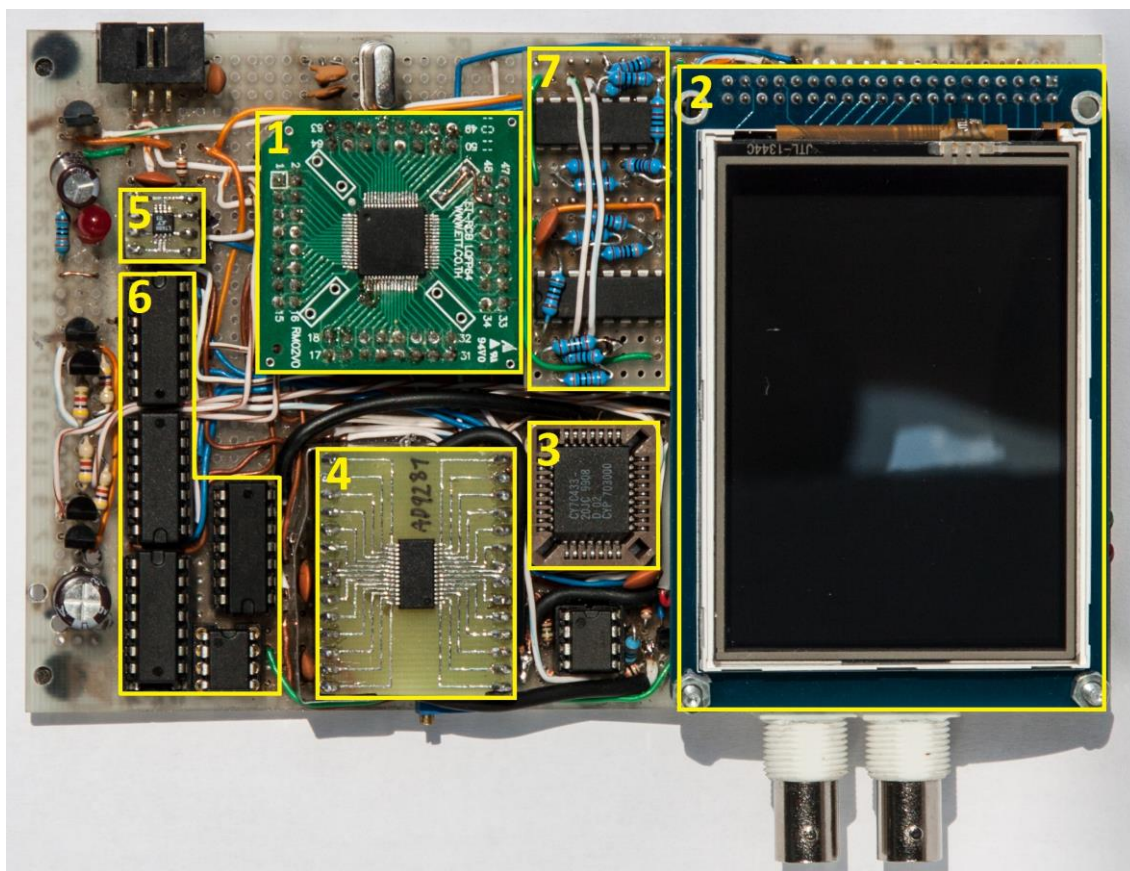
Jednou z možností výroby prototypu je nepájivé kontaktní pole. Dle rozsahu této práce by bylo potřeba takových polí několik. Manipulace s takovou soustavou nepájivých polí je pak náročná a často dochází k porušení zapojení při přepravě. Taktéž zde nastávají problémy s parazitními kapacitami a indukčnostmi. Nepájivé pole je vhodné spíše pro menší práce a hlavně krátkodobějšího charakteru.



Obrázek 22: Univerzální deska plošných spojů

Pro realizaci prototypu jsem tedy raději zvolil univerzální desku plošných spojů s kulatými pájecími body (Obrázek 22). Tato deska umožňuje změny zapojení v průběhu testování prototypu, pokud tedy dojde z hlediska návrhu k chybě, není nutno vytvářet novou desku plošných spojů, ale lze jen upravit zapojení na univerzální desce.

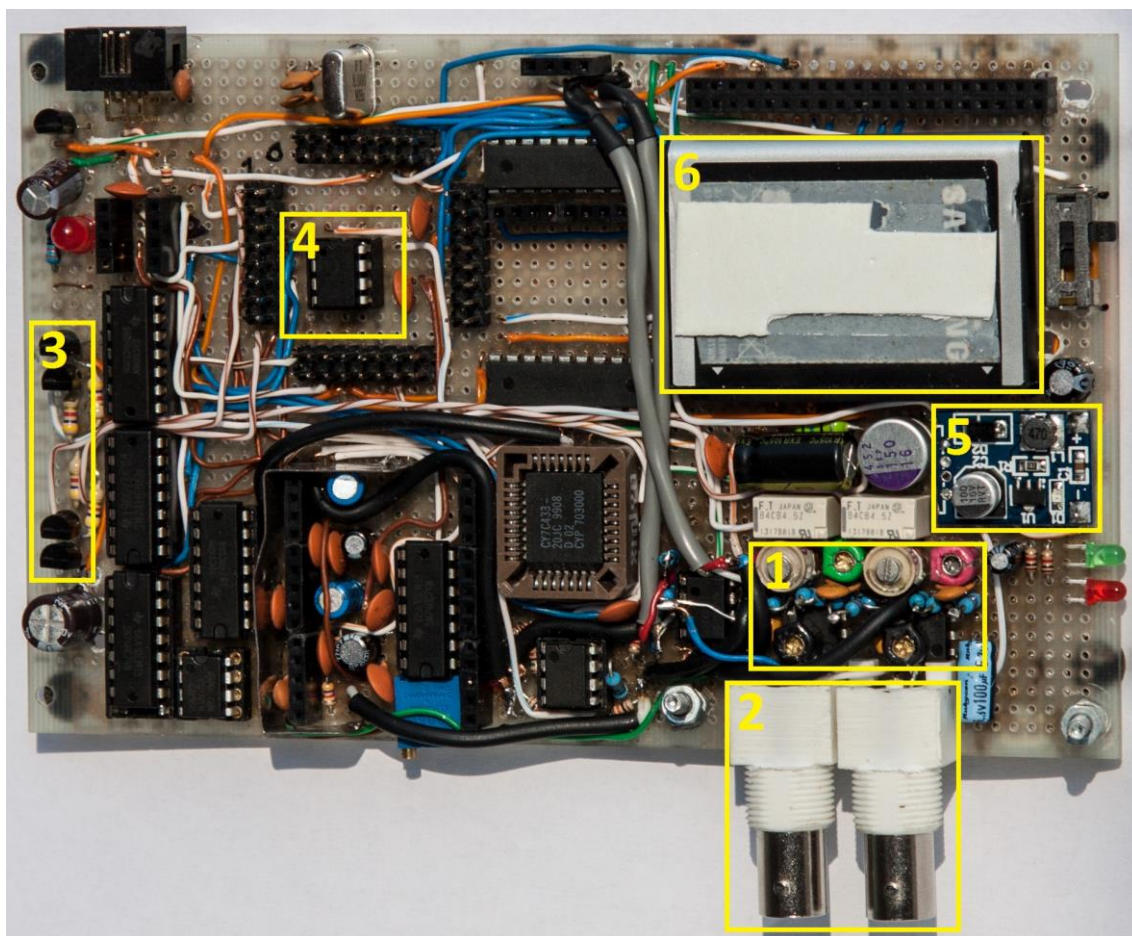
Na univerzální desku jsem postupně osazoval jednotlivé obvody a testoval je. Dále popíšu konkrétní postup při sestavování a testování.



Obrázek 23: Prototyp osciloskopu 1

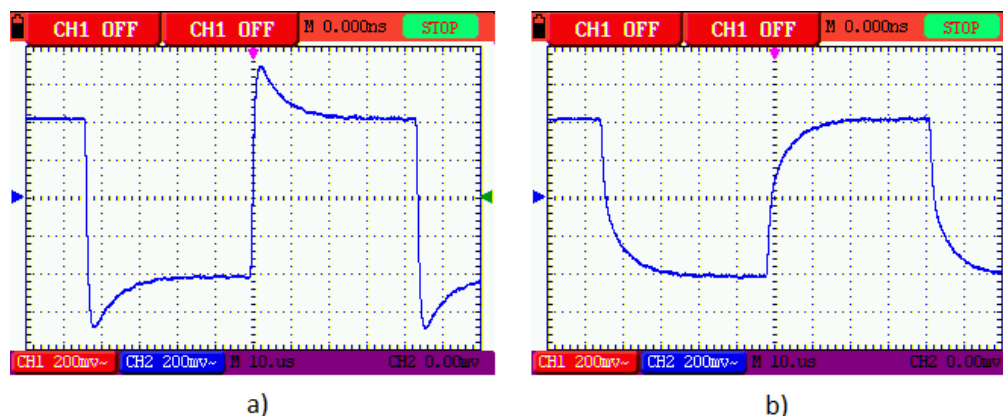
Na obrázku 23 je zobrazen hotový prototyp. Při sestavování prototypu jsem nejprve osadil mikroprocesor (1). Jelikož se použitý mikroprocesor vyrábí jen v provedení LQFP, tedy provedení typu SMD, je použita redukce LQFP 64 na rozteč DIL. Poté jsem osadil LCD panel (2) a obě komponenty nejprve otestoval. Při testování jsem zjistil jistou nepřesnost dotykové plochy, která se pohybuje od přibližně 4 pixelů ve středu až po 10 pixelů v rozích. Této skutečnosti jsem poté přizpůsobil ovládání. Následně jsem osadil vyrovnávací paměť (3) a A/D převodník (4). A/D převodník je podobně jako mikroprocesor osazen v redukci SSOP 28 na DIL. Pro testování těchto komponent jsem ovládání časování řídil dočasně mikroprocesorem. Ověřil jsem oba vstupy A/D převodníku a chování vyrovnávací paměti, jak je popsáno v kapitole 4.2. Vše fungovalo na první pokus bez problémů.

Po kontrole těchto nejkritičtějších součástí jsem osadil generátor taktovacího signálu (5) a kompletní obvody spouštění a taktování (6). Nyní je již osciloskop z velké části funkční a lze otestovat jednotlivé komponenty mezi sebou. Proto jsem ještě před osazením vstupních obvodů realizoval velkou část obslužného kódu mikroprocesoru, abych odhalil možné chyby zapojení, které se při zběžném testování pomocí logické sondy nemusí projevit. Taktéž jsem v tomto bodě úspěšně otestoval taktovací frekvenci 40MHz. Vyrovnávací paměť při této frekvenci funguje bezchybně. K chybám začíná docházet při frekvenci 46MHz.



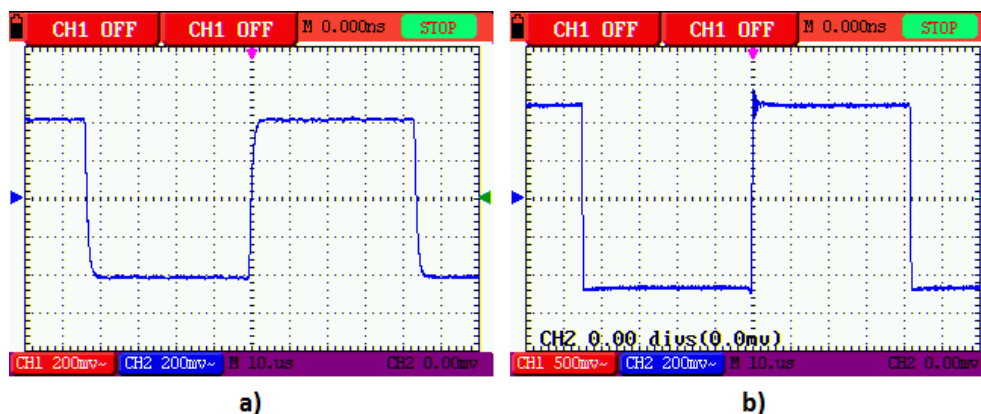
Obrázek 24: Prototyp osciloskopu 2

Po testech digitální části jsem osadil i vstupní analogové obvody. Na obrázku 24 je deska osciloskopu se sejmutými některými moduly. Měřený signál je přiveden na konektory BNC (2), za konektory následuje kapacitní vazba s SSR relé a vstupní frekvenčně kompenzovaný dělič napětí (1). Obvody zpětné vazby operačního zesilovače jsou na Obrázek 23 pod číslem 7. Na desce již nebylo dostatek místa a tak jsem musel obvody osadit na samostatný modul. Dále je realizováno řízení bistabilních relé (3) a D/A převodník pro obvody spouštění (4). O napájení osciloskopu se stará Li-Pol baterie (6) a DC/DC měnič (5). Obvod pro nabíjení baterie je osazen na spodní straně desky, společně s konektorem USB, z kterého je baterie nabíjena. Stav nabíjení je signalizován dvojicí LED diod.



Obrázek 25: Překompenzovaný dělič (a), Podkompenzovaný dělič (b)

Frekvenčně kompenzovaný vstupní dělič je potřeba nastavit pomocí kapacitních trimrů. K tomu se používá obdélníkový průběh o frekvenci 1 kHz až 10 kHz. Na obrázku 25 jsou vyobrazeny průběhy špatně nastavené kompenzace. Překompenzovaný dělič v případě (a) a podkompenzovaný dělič v případě (b). Při správné kompenzaci musí být čelo impulsu kolmé. Na vstupní BNC konektory jsem tedy přivedl obdélníkový signál o frekvenci 10kHz a na výstup operačního zesilovače jsem připojil osciloskop. Poté jsem postupně seřizoval kapacitní trimry pro jednotlivé rozsahy děliče.



Obrázek 26: Kompenzovaný dělič pro rozsah 1:40 (a) a rozsah 1:4 (b)

Nejprve jsem seřídil odbočku 1:40 (Obrázek 26a), poté jsem přepnul relé na rozsah 1:4 (Obrázek 26b) a opět seřídil. Toto je nutné opakovat do doby, než jsou obě odbočky vykompenzované, při seřízení jedné dojde totiž i k rozladění druhé. V mém případě se mi nepovedlo dosáhnout dokonalé kompenzace pro obě odbočky, nejspíše je příčinou parazitní kapacita ochranných diod, které jsou pomocí relé přepnuty k jednotlivým odbočkám a ty jsou tím lehce rozladěny. Na obrázku 26a to lze vidět na oblé náběžné hraně impulsu. Řešením bylo zvolit vysokofrekvenční diody s nižší parazitní kapacitou.

Dále je potřeba nastavit vstupní kapacitu osciloskopu pro sondy s před-děličkou. Jelikož jsem neměl k dispozici měřicí přístroj, kterým by bylo možné měřit vstupní kapacitu osciloskopu, použil jsem odlišný postup. Připojil jsem sondu k osciloskopu se známou vstupní kapacitou. Na tomto osciloskopu jsem pomocí obdélníkového průběhu o frekvenci 1kHz vykompenzoval sondu. Následně jsem sondu připojil k prototypu. Nyní jsem nastavil vstupní kapacitu osciloskopu tak, aby pozorovaný obdélníkový průběh měl kolmou nástupnou hranu.

Deska plošných spojů je navržena v programu CadSoft Eagle 6.4.0 (licence zdarma). K realizaci je použit oboustranný plošný spoj o rozměrech 100x80mm, což je maximum pro uvedený typ licence. Stěžejní části jsou navrženy ručně, zbytek pak doplnil algoritmus autoroute automaticky. Kompletní schéma a návrh desky plošných spojů je obsažen v příloze 1.

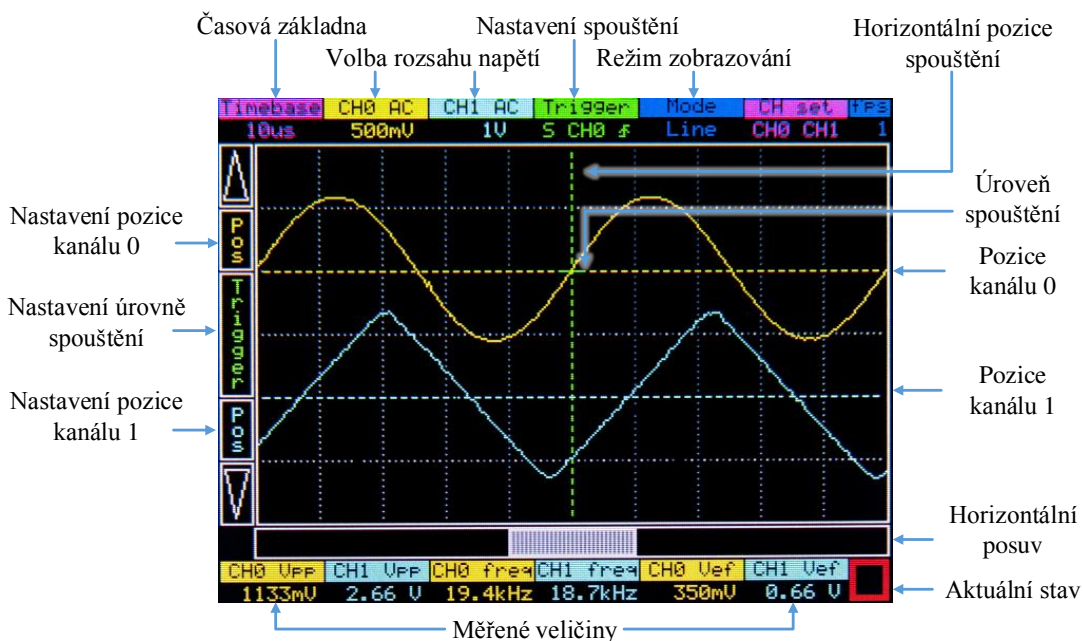
5.2 Software a ovládání

Program mikroprocesoru je napsán v jazyce C ve vývojovém prostředí CodeWarrior Development Studio (CodeWarrior for MCU Version: 10.3). Toto vývojové prostředí je firmou Freescale Semiconductor poskytováno pro registrované uživatele zdarma. Kompletní zdrojové kódy mají přibližně 3000 řádek a po kompilaci zaujímají 40kB paměti mikroprocesoru. Použitý mikroprocesor má paměť programu 64kB, zbývá tedy dalších 24kB paměti na další rozšíření.

Při psaní zdrojového kódu jsem se zaměřil převážně na rychlost než na paměťovou efektivitu kódu. Zejména u ovládání LCD panelu je volání procedur pro vykreslení jednotlivých pixelů velmi zdoluhavé. Pokud jsem vynechal většinu volání procedur a jejich obsah použil souhrnně v jedné proceduře, dosáhl jsem zkrácení doby vykonávání kódu o polovinu, což se v praxi projevilo téměř zdvojnásobením počtu vykreslení za vteřinu.

Během vývoje programu mikroprocesoru jsem se setkal jen s jedním problémem v rámci komunikace s ostatními komponentami. Jedná se o obvod ADS7843, který má za úkol obsluhu dotykové plochy. Tento obvod komunikuje po sběrnici SPI, kde vstupní data zachytává na náběžné hraně hodinových impulzů, kdežto odesílání provádí na sestupné hraně. [30] Mikroprocesor toto nastavení nedovoluje a nepodařilo se mi dosáhnout bezchybné komunikace za využití SPI rozhraní mikroprocesoru. Sběrnice SPI je tedy řízena softwarově. Přenosy po této sběrnici nejsou časté a přenášená data nejsou objemná, takže nedochází k výraznému zpomalení.

Kompletní zdrojové kódy jsou přiloženy v příloze 2.



Obrázek 27: Rozložení obrazovky osciloskopu

Na obrázku 27 je znázorněno grafické rozhraní osciloskopu. V horní řadě se nachází jednotlivé nabídky pro nastavení parametrů osciloskopu. První zleva je nabídka pro nastavení časové základny, následují nabídky pro výběr vstupní citlivosti jednotlivých kanálů. Za popisem kanálu (CH0 a CH1) je znázorněno aktuální nastavení vstupní vazby: AC – střídavý vstupní signál, DC – stejnosměrný vstupní signál. Dále je zde nastavení spouštění, které umožňuje nastavení hrany spouštění, výběr kanálu spouštění a typ opakování spouštění. Poslední nabídka slouží k výběru zobrazení. Dále je zde zobrazení aktuální rychlosti vykreslování ve snímcích za vteřinu, na obrázku je signál pozastaven, proto je zde zobrazena nízká hodnota.

V levém sloupci se nachází nastavení úrovně spouštění a pozice jednotlivých kanálů na zobrazovací mřížce. Po výběru jedné z těchto funkcí jsou k nastavení použity přilehlé šipky. Spodní řada slouží k zobrazení parametrů měřených signálů, na obrázku to jsou hodnoty napětí špička-špička, frekvence a efektivního napětí. Vpravo dole se nachází symbol aktuálního stavu zobrazování, tedy spuštěno, pozastaveno a zastaveno. Symbol taktéž slouží jako tlačítko pro opětovné spuštění nebo pozastavení.

Nad spodní řadou měřených hodnot je zobrazen horizontální posuvník. Tímto posuvníkem lze měnit horizontální pozici měřených dat. Lze tak zobrazit hodnoty před a po aktuální pozici. Je k dispozici posuv o 20 dílků na obě strany. Posuv je možné provést až po naměření dat, lze tak blíže analyzovat předcházející události u jevů, které nelze lehce opakovat.

Největší plochu LCD panelu zabírá mřížka pro zobrazování měřených signálů. V této mřížce se nachází svislá zelená přerušovaná čára. Na této pozici došlo k události spouštění.

Svislá zelená čára obsahuje ještě horizontální zelenou rysku, která určuje napětovou úroveň spouštění. Modrá a žlutá přerušovaná horizontální čára udává osu měřených signálů.

Timebase	CH0 AC	CH1 AC	Trigger	Mode
10us	500mV	1V	S CH0 #	Line
100ms	AC/DC	AC/DC	A CH0 #	Line
50ms	5V	5V	A CH0 #	Dot
20ms	2V	2V	A CH1 #	X-Y
10ms	1V	1V	A CH1 #	Y-X
5ms	500mV	500mV	S CH0 #	
2ms	200mV	200mV	S CH0 #	
1ms	100mV	100mV	S CH0 #	
500us	50mV	50mV	S CH1 #	
200us	20mV	20mV	S CH1 #	
100us	10mV	10mV	Off	
50us	Off	Off		
20us				
10us				
5us				
2us				
1us*				
500ns*				

Obrázek 28: Nastavení osciloskopu

Obrázek 28 vyobrazuje jednotlivé nabídky nastavení osciloskopu. Nabídka se vyvolá při dotyku na nadpis nabídky, poté lze vybrat jednu z hodnot, ta je zvýrazněna bílou barvou. Při opětovném dotyku na nadpis nabídky je hodnota potvrzena. Tento způsob ovládání je vzhledem k nepřesnosti dotykové vrstvy nejspolehlivější.

První nabídka nastavuje časovou základnu v rozsahu od 500ns/dílek až po 100ms/dílek. Další dvě nabídky jsou k nastavení vstupní citlivosti od 10mV/dílek po 5V/dílek. V těchto nabídkách je také možnost pro vypnutí jednotlivých kanálů a možnost pro přepnutí AC/DC. Při výběru této možnosti nedojde ke změně vstupní citlivosti. Následuje nabídka pro nastavení spouštění. První písmeno určuje, zda dojde k automatickému resetu spouštění po zobrazení (A), nebo k pozastavení po zobrazení (S). Druhá položka určuje kanál, jehož hodnota bude použita pro spouštění. Třetí položka pak určuje nástupnou nebo sestupnou hranu. Součástí nabídky je také možnost obvodu spouštění vypnout.

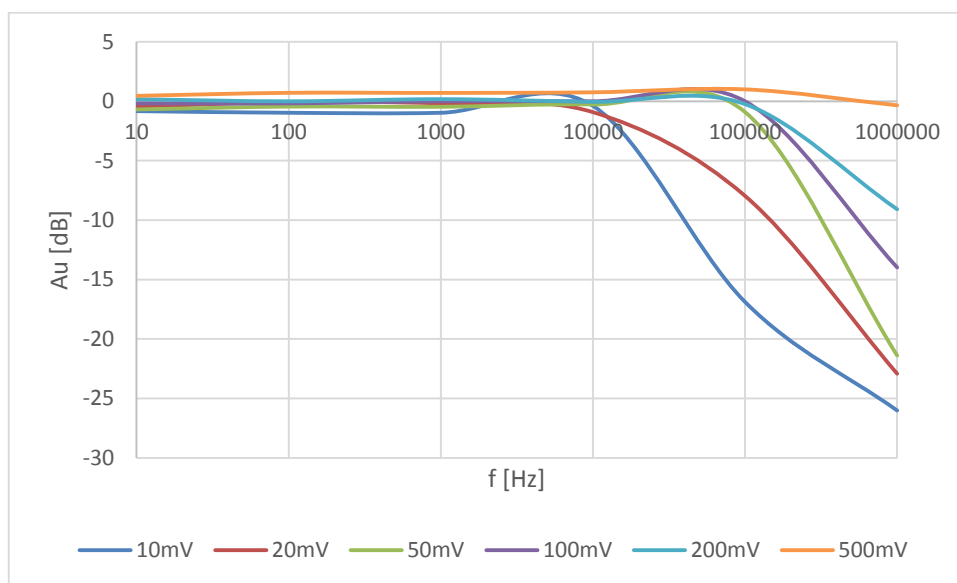
Poslední nabídka určuje režim zobrazení. Může být vybráno zobrazení čárové (Line), tedy že každé dva sousední body jsou spojeny čarou, zobrazení bodové (Dot), kde jsou vyobrazeny jen jednotlivé body odpovídající naměřeným hodnotám, a zobrazení v režimu X-Y (Y-X), tedy závislost hodnot obou kanálů mezi sebou.

Celkově bych označil dotykové ovládání za velmi jednoduché a rychlé, obzvláště ve srovnání s ovládáním kurzorovými šipkami.

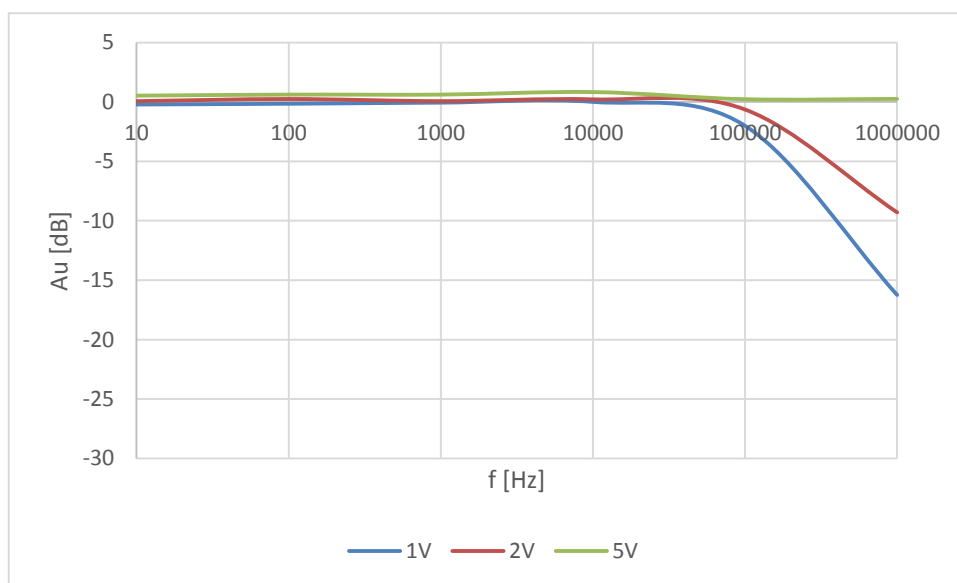
6. Testování a zhodnocení dosažených výsledků

Pro ověření funkce osciloskopu jsem jako referenční osciloskop použil OWON HDS2062M. Tento osciloskop dosahuje vzorkovací frekvence 250MS/s a šířky pásma 60MHz.

Jako první jsem provedl měření šířky pásma osciloskopu pro všechny jeho měřicí rozsahy zvlášť. K měření jsem použil generátor TESLA BK124. Ten má rozsah generovaných frekvencí 10Hz až 1MHz.

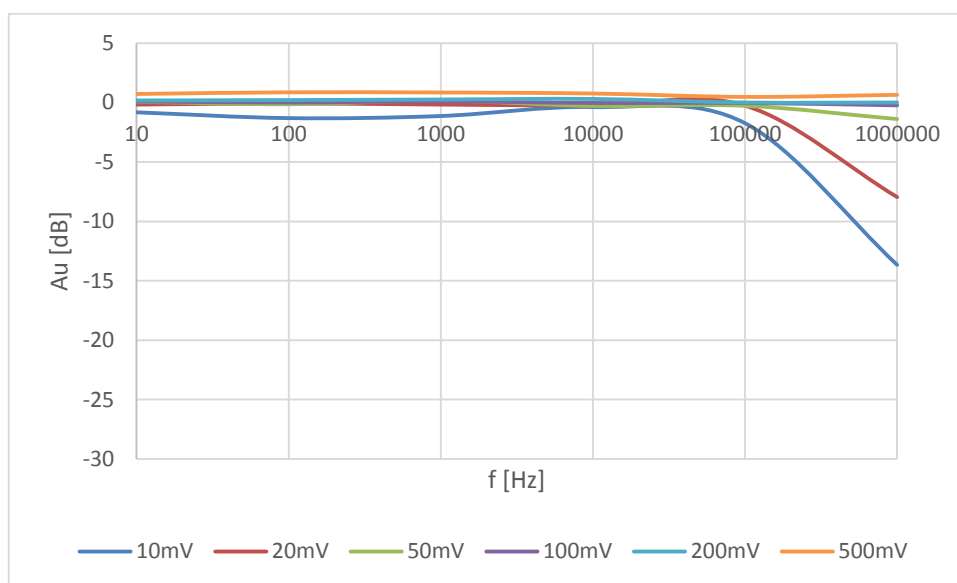


Graf 4: Frekvenční charakteristika prototypu 10mV-500mV

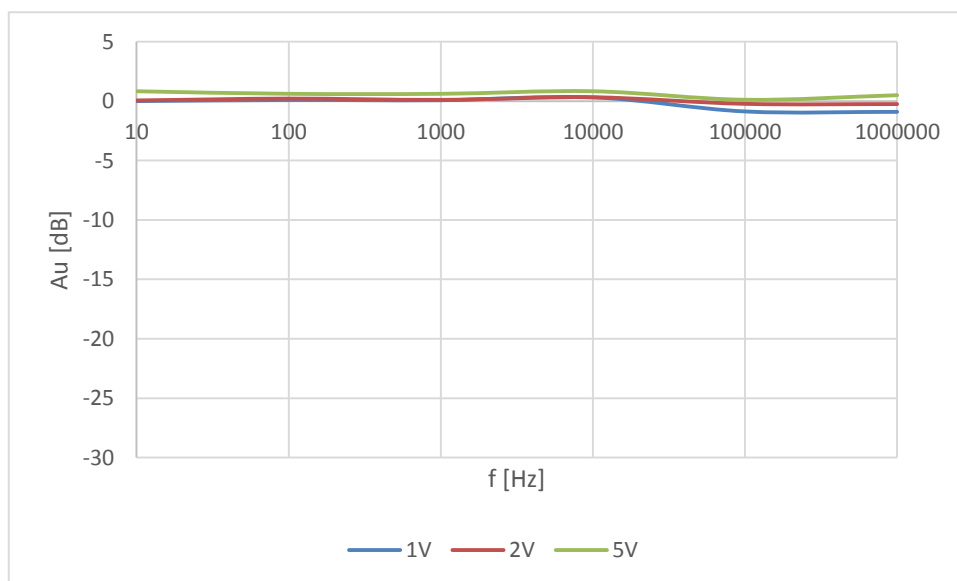


Graf 5: Frekvenční charakteristika prototypu 1V-5V

V grafech 4 a 5 jsou zobrazeny frekvenční charakteristiky pro každou odbočku vstupního děliče zvlášť. V obou grafech pak lze pozorovat, že šířka pásma osciloskopu je závislá na zesílení vstupního zesilovače. To může mít 2 příčiny. Tou první je zvolený operační zesilovač, který může mít nižší zesílení pro vyšší frekvence. Druhou možností jsou obvody zpětné vazby. U multiplexeru může vlivem parazitní kapacity v rozepnutém kanálu procházet signál vyšší frekvence dřívější odbočkou z odporové řady. To by způsobilo nižší zesílení operačního zesilovače.

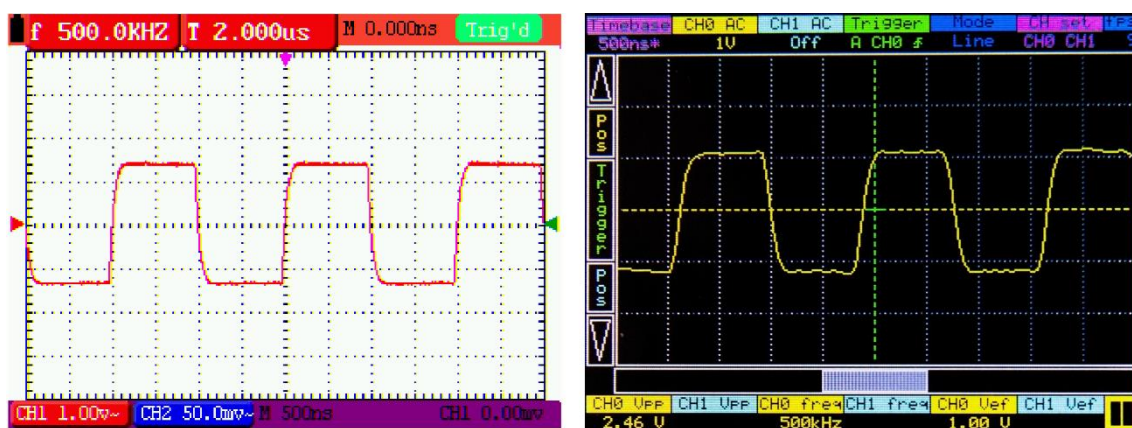


Graf 6: Frekvenční charakteristika prototypu s AD8646 10mV-500mV



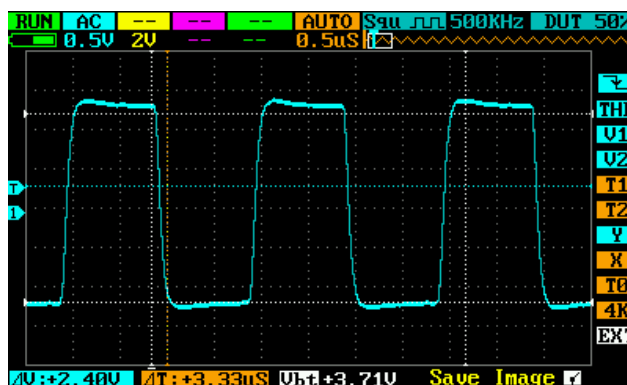
Graf 7: Frekvenční charakteristika prototypu s AD8646 1V-5V

Abych vyloučil vliv zpětné vazby, vyměnil jsem dočasně operační zesilovač TLC272 za typ AD8646. Tento operační zesilovač by měl disponovat šířkou pásma až 24MHz [33]. Po bližším pohledu do katalogového listu jsem však zjistil, že šířka pásma pro zesílení 100 je maximálně 200kHz. Tato skutečnost se potvrdila při měření nových frekvenčních charakteristik na grafech 6 a 7. V grafech lze vidět značné zlepšení oproti obvodu TLC272, lze také pozorovat útlum signálu v rozsahu 10mV a 20mV. Tyto rozsahy používají právě zesílení 100 a 50. Měření tak potvrzuje, že se jedná o problém operačního zesilovače a v grafu 6 měření odpovídá katalogovému listu. Tímto bych částečně vyloučil vliv obvodů zpětné vazby. Zároveň by bylo vhodné zaměnit operační zesilovač ve vstupních obvodech. Obvod AD8646 již dosahuje dobrých výsledků, pro plnou funkcionalitu rozsahů 10mV a 20mV by však bylo zapotřebí zesilovače s ještě větší šířkou pásma.



Obrázek 29: Porovnání obdélníkového signálu 500kHz, vlevo OWON, vpravo prototyp

Na obrázku 29 je porovnání obdélníkového signálu o frekvenci 500kHz na osciloskopu OWON vlevo a prototypu vpravo. V tomto zobrazení je využito maximální vzorkovací frekvence jednoho kanálu, tedy 20MS/s. Nástupná hrana měřeného signálu měří přibližně 250ns, což odpovídá přibližné šířce pásma 2MHz. To platí pro rozsah 1V, který využívá zesílení zesilovače 10x. Při nižším zesílení v citlivostech 200mV, 500mV, 2V, 5V lze předpokládat parametry lepší.



Obrázek 30: Obdélníkový signál 500kHz, osciloskop DS203

TESTOVÁNÍ A ZHODNOCENÍ DOSAŽENÝCH VÝSLEDKŮ

Pro porovnání jsem ještě pořídil záznam z osciloskopu DS203, viz kapitola 3.4.3. Záznam je na obrázku 30. Odečtem přímo v osciloskopu jsem určil náběžnou hranu 160ns, což odpovídá frekvenci 3,125MHz. Rozdíl mezi těmito osciloskopy tedy není nijak propastný.

	Voltmetr	Prototyp			DS203		
Rozsah osciloskopu	[mV]	Napětí [mV]	Odchylka [mV]	Odchylka [%]	Napětí [mV]	Odchylka [mV]	Odchylka [%]
10mV	23,7	24,3	0,60	2,53	-	-	-
20mV	60,3	60,6	0,30	0,50	-	-	-
50mV	185,0	185,0	0,00	0,00	190	5,00	2,70
100mV	365,0	372,0	7,00	1,92	366	1,00	0,27
200mV	630,0	660,0	30,00	4,76	650	20,00	3,17
500mV	1530,0	1700,0	170,00	11,11	1560	30,00	1,96
1V	2480,0	2520,0	40,00	1,61	2430	50,00	2,02
2V	5080,0	5260,0	180,00	3,54	5200	120,00	2,36
5V	5080,0	5600,0	520,00	10,24	5400	320,00	6,30

Tabulka 6: Odchylka měření napětí osciloskopu

Dále jsem provedl měření napěťové odchylky jednotlivých rozsahů prototypu. Výsledky měření jsou uvedeny v tabulce 6. Pro porovnání jsem zahrnul i měření osciloskopem DS203. Největší odchylka se vyskytla u rozsahu 500mV a 5V. Tyto rozsahy mají sdílené zesílení zesilovače 2x. Při hledání možné příčiny jsem zjistil, že analogový multiplexer 74HC4051 má v sepnutém stavu odpor 250Ω, namísto 70Ω uváděným v katalogovém listu [25]. Pro zesílení 2x je zpětná vazba osazena rezistorem 1kΩ. Ve výsledku je ve zpětné vazbě odpor 1,25kΩ, což odpovídá zesílení 2,25x a odchylce 12,5% oproti zamýšlené hodnotě. Tato chyba má dopad i na ostatní rozsahy. Pro rozsah 200mV a 2V se zesílením 5x je chyba 5% a pro rozsah 100mV a 1V se zesílením 10x je chyba 2,7%. Pokud by se podařilo tuto chybu kompenzovat, byly by odchylky měření osciloskopu jen malé a pro funkci osciloskopu dostatečné. Osciloskop DS203 v měřených parametrech nijak nevyniká, odchylka 6,3% v rozsahu 5V je již značná. Ostatní rozsahy mají odchylku do 3%.

Součástka	Počet [ks]	Cena za kus [Kč]	Cena celkem [Kč]
MCF51JM64	1	111	111
AD9281	1	271	271
CY7C433	1	230	230
LM393	1	6	6
7HCT00	1	13	13
74HCT10	1	12	12
74HCT74	2	10	20
74HCT86	1	9	9
LTC6903	1	134	134
TLC272	2	14	28
KAQV214	2	24	48
74HC4051	2	8	16
FTR-B4	2	36	72
BAS70-04	2	7,5	15
BCxxx	4	1	4
TP4056	1	10	10
DC-DC	1	30	30
MCP4921	1	57	57
LE33CD	1	18	18
LCD	1	250	250
Rezistory	38	1	38
Kondenzátory keramické	34	1	34
Kondenzátory elektrolytické	4	2	8
Kapacitní trimmer	6	15	90
Odporový trimmer	1	5	5
LED	1	5	5
USB konektor	1	12	12
konektor BNC	2	35	70
Baterie	1	100	100
Plošný spoj	1	500	500
Celkem			2216

Tabulka 7: Cena jednotlivých komponent

Jedním ze zadaných parametrů návrhu byla i cena, proto jsem sestavil tabulku 7. V této tabulce je seznam jednotlivých součástek, jejich počet a cena. Při určování ceny jsem vycházel z nabídky obchodů GM Electronic [34] a Farnell [35], LCD panel byl objednáán z eBay [36]. Výsledná cena 2216 Kč je velmi příznivá v porovnání s konkurenčními produkty. Například cena osciloskopu DS203, který se v České republice oficiálně neprodává, při dovozu ze zahraničí činí 4500Kč [36]. Navržený prototyp je tedy přibližně o polovinu levnější.

Závěr

V této práci jsem nejprve provedl teoretický rozbor hlavních částí osciloskopu a nastínil jsem několik možných fyzických realizací založených na již existujících dostupných projektech. Poté jsem navrhl jednotlivé části osciloskopu. Začal jsem jádrem osciloskopu, tedy A/D převodníkem a přenosem naměřených dat. Zde jsem zavrhnul možnost řešení pomocí FPGA obvodů a založil jsem návrh na principu vyrovnávací paměti v podobě separátního obvodu. Ten potřebuje ke své funkci řídící a taktovací obvody, ty jsou realizovány formou logických hradel. Taktéž funkce spouštění jsem realizoval převážně pomocí logických hradel. Návrh probíhal pomocí pravdivostních tabulek a Karnaughových map.

Jako stěžejní vlastnost digitální části osciloskopu bych uvedl možnost zobrazení velkého množství dat, které byly naměřeny před, ale i po události spouštění a to až v momentě dokončení měření. Toto je výhodné zejména u analýzy jevů, které se těžce opakují. Například při testech, kde dochází k destrukci měřených objektů.

Poté co byl hotov návrh „číslicové“ části osciloskopu jsem se věnoval návrhu vstupních obvodů. Na vstupní obvody osciloskopu jsou kladeny speciální nároky, hlavně co se týče rozsahu napětí, které musí dokázat zpracovat. Proto jsem se rozhodl pro řešení s jedním zesilovačem s nastavitelným zesílením a vstupního děliče s více odbočkami.

Jelikož osciloskop už ze své podstaty slouží k zobrazování signálů o relativně vysokých frekvencích, je třeba brát v potaz dynamické vlastnosti vstupních obvodů, což se ukázalo jako problematické. Vstupní obvody jsou velmi citlivé na parazitní kapacity a indukčnosti, které vznikají při jejich realizaci, nebo díky použitým součástkám. Při realizaci na univerzální desce tak často dochází k parazitním kapacitám, které pak musí být korigovány změnou vypočtených součástek. I změna v řádu desetin pF znamená pro vstupní frekvenčně kompenzovaný dělič problém. Dalším problémem pak je realizace za pomoci mechanického relé, které přepíná vstup zesilovače mezi odbočkami. Zesilovač a ochranné diody představují také kapacitu a tak dochází společně se změnou rozsahu i k rozladění vstupního děliče, který je pak jen obtížně kompenzovatelný. Částečně by tento problém mohl být odstraněn připojením ochranných diod přímo k odbočkám děliče, popřípadě použitím vysokofrekvenčních diod s velmi malou kapacitou, ty jsou ovšem v porovnání s použitým typem řádově dražší. Dynamické vlastnosti původně zamýšleného operačního zesilovače se při testování ukázali jako velmi nedostatečné. Proto jsem provedl srovnání s řádově lepším operačním zesilovačem. I tento však nedosahoval ideálních parametrů pro požadovaná zesílení. Zde by mohlo být řešením zařazení více stupňů zesilovače za sebou a v jednotlivých stupních nepřekračovat zesílení 10x.

Po kompletním sestavení prototypu jsem vytvořil grafické rozhraní se všemi potřebnými ovládacími prvky. Osciloskop se ovládá pomocí dotykové plochy. Toto ovládání hodnotím velmi pozitivně. Osciloskop byl zamýšlen jako přenosný a tak nepřipadalo v úvahu

ZÁVĚR

větší množství ovládacích prvků. Ovládání pomocí dotykové obrazovky se ukázalo obdobně rychlé a pohodlné, jako ovládání stolního osciloskopu.

Při testování jsem se pak pokusil o srovnání s osciloskopem podobných parametrů. Provedl jsem několik srovnání s osciloskopem DS203. Ačkoliv výrobce deklaruje šířku pásma tohoto osciloskopu 10MHz, zjištěné parametry byly podstatně horší. Ve srovnání s prototypem pak nijak výrazně nevyčníval ani v přesnosti měření vstupních napětí. Veškerá měření jsem kontroloval na osciloskopu OWON HDS2062M.

Celkově bych hodnotil návrh jako zdařilý. Po odstranění odhalených chyb by osciloskop dosahoval vhodných parametrů pro měření signálů do 2MHz. V mikroprocesoru zbývá 24kB paměti pro rozšíření stávajícího programu. Jako možná rozšíření bych navrhnul implementaci algoritmu FFT k analýze frekvenčního spektra, možnost ukládání naměřených dat na SD kartu, popřípadě komunikace s osobním počítačem pomocí portu USB, kterým použitý mikroprocesor disponuje.

Seznam literatury:

- [1] TAUŠ, Gustav. Osciloskop. Praha: SNTL - Nakladatelství technické literatury, 1974, 332 s. DT 621.317.755
- [2] SEIBT, Artur. Osciloscropy od A do Z: technika obvodů, měřicí praxe, údržba. 1. české vyd. Ostrava: HEL, 255 s. ISBN 80-861-6711-9.
- [3] HAVLÍK, Ladislav. Osciloscropy a jejich použití. Praha: nakladatelství Sdělovací technika, 2002. ISBN 80-901-9368-4.
- [4] MALINA, Václav. Poznáváme elektroniku VII: Osciloscropy. 1. vyd. České Budějovice: KOPP, c2002, 288 s. ISBN 80-723-2175-7.
- [5] MATOUŠEK, David. Číslicová technika: základy konstruktérské praxe. 1. vyd. Praha: BEN - technická literatura, 2001, 207 s. ISBN 80-730-0025-3.
- [6] MALINA, Václav. Poznáváme elektroniku VIII: Digitální technika. 1. vyd. České Budějovice: Kopp, 2006, 430 s. ISBN 80-723-2271-0.
- [7] PUNČOCHÁŘ, Josef. Operační zesilovače v elektronice. Praha: BEN, 1996, 479 s. ISBN 80-901-9843-0.
- [8] ANALOG DEVICES, INC. Katalogový list AD9281 [online]. Revize F. 2011 [cit. 2014-04-08]. Dostupné z: http://www.analog.com/static/imported-files/data_sheets/AD9281.pdf
- [9] CYPRESS SEMICONDUCTOR CORPORATION. Katalogový list CY7C433 [online]. 1997 [cit. 2014-04-08]. Dostupné z: <http://hep.physics.lsa.umich.edu/xtc/parts/cy7c433.pdf>
- [10] LINEAR TECHNOLOGY CORPORATION. Katalogový list LTC6903 [online]. 2003 [cit. 2014-04-08]. Dostupné z: <http://cds.linear.com/docs/en/datasheet/69034fe.pdf>
- [11] TEXAS INSTRUMENTS, INC. Katalogový list LM393 [online]. 2014 [cit. 2014-04-08] Dostupné z: <http://www.ti.com.cn/cn/lit/ds/symlink/lm393-n.pdf>
- [12] MOGHIMI, Reza. Curing Comparator Instability with Hysteresis [online]. 2000 [cit. 2014-04-08] Dostupné z: <http://www.analog.com/library/analogDialogue/archives/34-07/comparators/comparators.pdf>
- [13] MICROCHIP TECHNOLOGY, INC. Katalogový list MCP4921 [online]. 2004 [cit. 2014-04-08] Dostupné z: <http://ww1.microchip.com/downloads/en/DeviceDoc/21897a.pdf>
- [14] NXP B.V. Katalogový list 74HC/HCT74 [online]. 2012 [cit. 2014-04-08] Dostupné z: http://www.nxp.com/documents/data_sheet/74HC_HCT74.pdf

- [15] ANALOG DEVICES, INC. Katalog A/D převodníků. [online]. [cit. 2014-04-08]. Dostupné z: <http://www.analog.com/en/analog-to-digital-converters/ad-converters/products/index.html>
- [16] Oscilloscope. In: Wikipedia: the free encyclopedia [online]. San Francisco (CA): Wikimedia Foundation, 2001-2014 [cit. 2014-05-03]. Dostupné z: <http://en.wikipedia.org/wiki/Oscilloscope>
- [17] TIMMESTEIN. Oscilloscope CRT tubes. [online]. [cit. 2014-05-03]. Dostupné z: <http://www.timmestein.nl/index.php?page=oscilloscope-crt-tubes>
- [18] TIEPIE ENGINEERING. Measurement basics: Digital Data Acquisition. [online]. [cit. 2014-05-03]. Dostupné z: http://www.tiepie.com/en/classroom/Measurement_basics/Digital_Data_Acquisition
- [19] TIEPIE ENGINEERING. Measurement basics: Triggering. [online]. [cit. 2014-05-03]. Dostupné z: http://www.tiepie.com/en/classroom/Measurement_basics/Triggering
- [20] GABOTRONICS. Osciloskop XMEGA Xminilab. [online]. [cit. 2014-05-03]. Dostupné z: <http://www.gabotronics.com/development-boards/xmega-xminilab.htm>
- [21] SONI, Rajan. Osciloskop Portoscope. [online]. [cit. 2014-05-03]. Dostupné z: <http://sonirajan.com/tag/portoscope>
- [22] SEED STUDIO. Osciloskop DSO Quad (DS203) [online]. [cit. 2014-04-08]. Dostupné z: <http://www.seedstudio.com/>
- [23] Amatérské rádio B. Praha: AMARO, 1992, roč. 1992, č. 4.
- [24] TEXAS INSTRUMENTS, INC. Katalogový list TLC272 [online]. 2002 [cit. 2014-04-08] Dostupné z: <http://www.ti.com/lit/ds/symlink/tlc272.pdf>
- [25] TEXAS INSTRUMENTS, INC. Katalogový list 74HC4051 [online]. 2011 [cit. 2014-04-08] Dostupné z: <http://www.ti.com/lit/ds/schs122j/schs122j.pdf>
- [26] COSMO ELECTRONICS CORP. Katalogový list KAQV214 [online]. [cit. 2014-04-08] Dostupné z: <http://www.cosmo-ic.com/object/products/KAQV214.pdf>
- [27] NXP B.V. Katalogový list BAS70 [online]. 2010 [cit. 2014-04-08] Dostupné z: http://www.nxp.com/documents/data_sheet/BAS70_1PS7XSB70_SER.pdf
- [28] FREESCALE SEMICONDUCTOR, INC. Katalogový list MCF51JM [online]. [cit. 2014-04-08] Dostupné z: http://www.freescale.com/files/32bit/doc/ref_manual/MCF51JM128RM.pdf

[29] SOLOMON SYSTECH. Katalogový list SSD1289 [online]. 2007 [cit. 2014-04-08]

Dostupné z:

<http://www.gpegint.com/files/library/files/supportpdf/Driver%20IC%20SSD1289.pdf>

[30] TEXAS INSTRUMENTS, INC. Katalogový list ADS7843 [online]. 2002 [cit. 2014-04-08]

Dostupné z: <http://www.ti.com/lit/ds/sbas090b/sbas090b.pdf>

[31] FANG, Wendy a Tony CHANG. TEXAS INSTRUMENTS INC. Calibration in touch-screen systems [online]. 2007 [cit. 2014-05-01]. Dostupné z:

<http://www.ti.com/lit/an/slyt277/slyt277.pdf>

[32] NANJING TOP POWER ASIC CORP. Katalogový list TP4056 [online]. 2002 [cit. 2014-04-08]

Dostupné z: <http://dlmh9ip6v2uc.cloudfront.net/datasheets/Prototyping/TP4056.pdf>

[33] ANALOG DEVICES, INC. Katalogový list AD8646 [online]. 2014 [cit. 2014-05-02]

Dostupné z: http://www.analog.com/static/imported-files/data_sheets/AD8646_8647_8648.pdf

[34] GM ELECTRONIC, SPOL S.R.O. Internetový obchod. [online] [cit. 2014-05-02]

Dostupné z: <http://www.gme.cz/>

[35] PREMIER FARNELL UK LIMITED. Internetový obchod. [online] [cit. 2014-05-02]

Dostupné z: <http://cz.farnell.com/>

[36] EBAY INC. Internetový obchod. [online] [cit. 2014-05-02] Dostupné z:

<http://www.ebay.com/>

Seznam příloh:

Příloha 1: Schéma osciloskopu a návrh DPS.....CD/Schéma a DPS

Příloha 2: Zdrojové kódy mikroprocesoru.....CD/Zdrojové kódy

Seznam obrázků:

Obrázek 1: Zjednodušený osciloskop [16].....	2
Obrázek 2: CRT obrazovka [17]	4
Obrázek 3: Příklad vstupních analogových obvodů [21]	6
Obrázek 4: Funkce edge trigger [19]	9
Obrázek 5: Spouštění uvnitř okna[19]	10
Obrázek 6: Spouštění při vstupu do okna[19].....	10
Obrázek 7: Blokové schéma XMEGA Xminilab	11
Obrázek 8: Blokové schéma Portoscope.....	12
Obrázek 9: Blokové schéma DSO Quad	13
Obrázek 10: Blokové schéma převodníku AD9281 [8]	15
Obrázek 11: Blokové schéma vyrovnávací paměti CY7C433 [9]	17
Obrázek 12: Ukázka funkce obvodu vyrovnávací paměti	19
Obrázek 13: Blokové schéma obvodu spouštění.....	19
Obrázek 14: Karnaughova mapa pro funkci výběru kanálu spouštění.....	22
Obrázek 15: Blokové schéma synchronního klopného obvodu typu D [14]	23
Obrázek 16: Blokové schéma obvodu LTC6903 [10]	24
Obrázek 17: Karnaughova mapa pro časování vyrovnávací paměti	26
Obrázek 18: LCD panel	32
Obrázek 19: Kalibrace dotykové plochy [31]	33
Obrázek 20: Blokové schéma napájecích obvodů.....	34
Obrázek 21: Modul DC-DC měniče	35
Obrázek 22: Univerzální deska plošných spojů	36
Obrázek 23: Prototyp osciloskopu 1	37
Obrázek 24: Prototyp osciloskopu 2	38
Obrázek 25: Překompenzovaný dělič (a), Podkompenzovaný dělič (b)	39
Obrázek 26: Kompenzovaný dělič pro rozsah 1:40 (a) a rozsah 1:4 (b).....	39
Obrázek 27: Rozložení obrazovky osciloskopu	41
Obrázek 28: Nastavení osciloskopu	42
Obrázek 29: Porovnání obdélníkového signálu 500kHz, vlevo OWON, vpravo prototyp	45
Obrázek 30: Obdélníkový signál 500kHz, osciloskop DS203	45